(19)日本国特許庁（ＪＰ）　(12) 公開特許公報（A）　(11)特許出願公開番号

特開平10－149760

(43)公開日　平成10年(1998)６月２日

(51)Int.Cl.⁶	識別記号	ＰＩ	
Ｈ０１Ｊ　1/30		Ｈ０１Ｊ　1/30	Ｆ
			Ａ
9/02		9/02	Ｂ

審査請求　未請求　請求項の数27　ＯＬ　（全 18 頁）

(21)出願番号　特願平9－249098

(22)出願日　平成９年(1997)９月12日

(31)優先権主張番号　特願平8－246436

(32)優先日　平８(1996)９月18日

(33)優先権主張国　日本（ＪＰ）

(31)優先権主張番号　特願平8－246440

(32)優先日　平８(1996)９月18日

(33)優先権主張国　日本（ＪＰ）

(71)出願人　000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72)発明者　中本　正幸
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝研究開発センター内

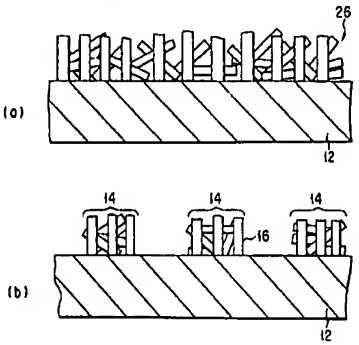
(74)代理人　弁理士　鈴江　武彦　（外６名）

(54)【発明の名称】　電界放出型冷陰極装置、その製造方法及び真空マイクロ装置

(57)【要約】

【課題】電界放出特性が均一で且つ低電圧駆動が可能で電界放出効率も高い電界放出型冷陰極装置を提供する。

【解決手段】電界放出型冷陰極装置は、支持基板１２と、支持基板１２上に配設された電子を放出するための複数のエミッタ１４とを有する。エミッタ１４の夫々は、基本的に炭素の６員環の連なりから構成される複数のカーボンチューブ１６から形成される。全カーボンチューブ１６の７０％以上は３０ｎｍ以下の直径を有する。エミッタ１４を形成するカーボンチューブ１６の底部直径に対する高さの比を表すアスペクト比は、３以上で1×10^{6}以下で、望ましくは、３以上で1×10^{3}以下に設定される。カーボンチューブ１６における炭素の６員環の周期は０．４２６ｎｍまたは０．７３８ｎｍの倍数である。



【特許請求の範囲】

【請求項１】支持部材と、前記支持部材上に配設された電子を放出するためのエミッタと、を具備し、前記エミッタがフラーレンまたはカーボンナノチューブを具備することを特徴とする電界放出型冷陰極装置。

【請求項２】前記エミッタが複数のフラーレンまたはカーボンナノチューブを具備することを特徴とする請求項１に記載の電界放出型冷陰極装置。

【請求項３】前記支持部材上に配設されたカソード配線層を具備し、前記エミッタが前記カソード配線層上に配設されることを特徴とする請求項１または２に記載の電界放出型冷陰極装置。

【請求項４】前記カソード配線層がＭｏ、Ｔａ、Ｗ、Ｃｒ、Ｎｉ、Ｃｕからなる群から選択された材料から基本的に形成されることを特徴とする請求項３に記載の電界放出型冷陰極装置。

【請求項５】前記エミッタが、前記支持部材に支持された導電性凸部を具備し、前記フラーレンまたはカーボンナノチューブが前記導電性凸部の先端部に支持されることを特徴とする請求項１乃至４のいずれかに記載の電界放出型冷陰極装置。

【請求項６】前記フラーレンまたはカーボンナノチューブが部分的に前記導電性凸部に埋設されることを特徴とする請求項５に記載の電界放出型冷陰極装置。

【請求項７】前記導電性凸部がＭｏ、Ｔａ、Ｗ、Ｃｒ、Ｎｉ、Ｓｉ、LaB_6、ＡｌＮ、ＧａＮ、グラファイト、ダイヤモンドからなる群から選択された材料から基本的に形成されることを特徴とする請求項５または６に記載の電界放出型冷陰極装置。

【請求項８】前記エミッタに対して間隔をおいて対向するゲート電極を具備することを特徴とする請求項１乃至７のいずれかに記載の電界放出型冷陰極装置。

【請求項９】前記支持部材が合成樹脂から基本的に形成されることを特徴とする請求項１乃至８のいずれかに記載の電界放出型冷陰極装置。

【請求項１０】前記カーボンナノチューブが、周期が０．４２６ｎｍまたは０．７３８ｎｍの倍数の炭素の６員環の連なりから基本的に構成されることを特徴とする請求項１乃至９のいずれかに記載の電界放出型冷陰極装置。

【請求項１１】前記カーボンナノチューブの直径が３０ｎｍ以下であることを特徴とする請求項１乃至１０のいずれかに記載の電界放出型冷陰極装置。

【請求項１２】前記カーボンナノチューブの端部が炭素の５員環、６員環、７員環を含むグラファイトシートにより閉じられていることを特徴とする請求項１乃至１１のいずれかに記載の電界放出型冷陰極装置。

【請求項１３】前記エミッタを形成する前記カーボンナノチューブの底部直径に対する高さの比を表すアスペクト比が、３以上で1×10^{6}以下であることを特徴とする請求項１乃至１２のいずれかに記載の電界放出型冷陰極装置。

【請求項１４】前記アスペクト比が、３以上で1×10^{3}以下であることを特徴とする請求項１３に記載の電界放出型冷陰極装置。

【請求項１５】前記カーボンナノチューブ内に配設された、電子を放出することのできる導電性充填層を具備することを特徴とする請求項１乃至１４のいずれかに記載の電界放出型冷陰極装置。

【請求項１６】前記充填層がＭｏ、Ｔａ、Ｗ、Ｃｒ、Ｎｉ、Ｓｉ、LaB_6、ＡｌＮ、ＧａＮ、グラファイト、ダイヤモンドからなる群から選択された材料から基本的に形成されることを特徴とする請求項１５に記載の電界放出型冷陰極装置。

【請求項１７】支持部材と、

前記支持部材上に配設された電子を放出するためのエミッタと、前記エミッタがフラーレンまたはカーボンナノチューブを具備することと、

前記支持部材と協働して前記エミッタを包囲する真空放電空間を形成する包囲部材と、

前記エミッタに対して間隔をおいて配設された引出し電極と、前記エミッタと前記引出し電極との電位差により前記エミッタから電子が放出されることと、を具備することを特徴とする真空マイクロ装置。

【請求項１８】前記引出し電極が前記支持部材に支持されたゲート電極からなることを特徴とする請求項１７に記載の真空マイクロ装置。

【請求項１９】前記エミッタと対向する位置で前記包囲部材上にアノード電極が配設されることを特徴とする請求項１８に記載の真空マイクロ装置。

【請求項２０】前記引出し電極が前記エミッタと対向する位置で前記包囲部材上に配設されたアノード電極からなることを特徴とする請求項１７に記載の真空マイクロ装置。

【請求項２１】支持部材と、前記支持部材上に配設された電子を放出するための複数のエミッタと、を具備する電界放出型冷陰極装置の製造方法において、

収集部材を真空処理室内に配置する工程と、

前記真空処理室内を不活性ガスの真空雰囲気に設定する工程と、

前記真空処理室内で炭素を昇華させる工程と、

前記収集部材上に前記炭素を析出させることによりカーボンナノチューブを形成する工程と、

前記カーボンナノチューブを前記収集部材から前記支持部材上に移し、前記カーボンナノチューブを具備する前記エミッタを形成する工程と、を具備することを特徴とする電界放出型冷陰極装置の製造方法。

【請求項２２】支持部材と、前記支持部材上に配設された電子を放出するための複数のエミッタと、を具備する電界放出型冷陰極装置の製造方法において、

前記支持部材を真空処理室内に配置する工程と、
前記真空処理室内を不活性ガスの真空雰囲気に設定する工程と、
前記真空処理室内で炭素を昇華させる工程と、
前記支持部材上に前記炭素をカーボンナノチューブとして析出させることにより、前記カーボンナノチューブを具備する前記エミッタを形成する工程と、を具備することを特徴とする電界放出型冷陰極装置の製造方法。
【請求項２３】前記炭素の昇華が、抵抗加熱、電子ビーム、アーク放電、レーザ光照射からなる群から選択された手段により行われることを特徴とする請求項２１または２２に記載の製造方法。
【請求項２４】電子を放出することのできる導電性充填層を前記カーボンナノチューブ内に形成する工程を具備することを特徴とする請求項２１乃至２３のいずれかに記載の製造方法。
【請求項２５】支持部材と、前記支持部材上に配設された電子を放出するためのエミッタと、を具備する電界放出型冷陰極装置の製造方法において、
モールド部材に底部の尖った凹部を形成する工程と、
前記凹部内にフラーレンまたはカーボンナノチューブを配置する工程と、
前記凹部内に導電性材料を充填して導電性凸部を形成する工程と、
前記導電性凸部を挟むように前記モールド部材に前記支持部材を接合する工程と、
前記モールド部材を除去することにより、前記支持部材上で前記導電性凸部及び前記フラーレンまたはカーボンナノチューブを具備する前記エミッタを露出させる工程と、を具備することを特徴とする電界放出型冷陰極装置の製造方法。
【請求項２６】前記凹部内に前記導電性材料を充填する前に、前記凹部の内面を絶縁層で被覆する工程を具備することを特徴とする請求項２５に記載の製造方法。
【請求項２７】前記エミッタに対向し且つ前記支持部材上に絶縁層を介して支持されるように、ゲート電極を配設する工程を具備することを特徴とする請求項２１乃至２６のいずれかに記載の製造方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】本発明は電界放出型冷陰極装置、その製造方法、並びに同冷陰極装置を用いた真空マイクロ装置に関する。
【０００２】
【従来の技術】半導体加工技術を利用した電界放出型冷陰極装置の開発が近年活発に行なわれている。その代表的な例としては、スピント（C. A. Spindt）らが、Journal of Applied Physics, Vol. 47, 5248 (1976) に記載したものが知られている。この電界放出型冷陰極装置は、Si単結晶基板上にSiO_2層とゲート電極層を形成した後、直径約１．５μm程度の穴を更に形成し、この穴の中に、電界放出を行なう円錐上のエミッタを蒸着法により作製したものである。この具体的な製造方法を図１７（a）～（c）を参照して説明する。
【０００３】先ず、Si単結晶基板１上に絶縁層としてSiO_2層２をCVD等の堆積法により形成する。次に、その上にゲート電極層となるMo層３及び犠牲層として使用されるAl層４をスパッタリング法等で形成する。次に、エッチングにより直径約１．５μm程度の穴５を層２、３、４に形成する（図１７（a））。
【０００４】次に、この穴５の中に、電界放出を行なうための円錐形状のエミッタ７を蒸着法により作製する（図１７（b））。このエミッタ７の形成は、エミッタの材料となる金属、例えばMoを、回転した状態の基板１に対して垂直方向から真空蒸着することにより行う。この際、穴５の開口に相当するピンホール径は、Al層４上にMo層６が堆積するにつれて減少し、最終的には０となる。このため、ピンホールを通して堆積する穴５内のエミッタ７も、その径がしだいに減少し、円錐形状となる。Al層４上に堆積した余分のMo層６は後に除去する（図１７（c））。
【０００５】
【発明が解決しようとする課題】しかし、上述の製造方法及びその方法により作製された電界放出型冷陰極装置においては以下に述べるような問題点がある。
【０００６】先ず、回転蒸着法により、穴５の開口に相当するピンホールの直径が少しずつ小さくなることを利用してエミッタを形成しているため、エミッタ高さ、先端部の形状などがばらつき、電界放出の均一性が悪くなる。また、形状の再現性や歩留まりが悪いため、特性の揃った多数の電界放出型冷陰極装置を同一基板上に作製しようとする場合には、生産コストが非常に高くなる。
【０００７】また、電界放出効率を向上させるのに必要なエミッタ先端部の鋭さが欠けるため、駆動電圧が高くなり、電界放出効率の低下、消費電力の増大等の問題が生じる。高い駆動電圧を用いた場合、この電圧によりイオン化した残留ガスの影響をうけてエミッタ先端部の形状が変化しやすく、信頼性や寿命等の点でも問題が生じる。
【０００８】また、SiO_2絶縁層をCVD法により厚く形成しているため、電界放出の効率を大きく左右するゲートーエミッタ間の距離が正確に制御できず、電界放出の均一性が良好でなく、ばらつきが発生する。また、ゲートーエミッタ間距離が小さい方がより低電圧で素子を駆動させることができるが、制御よくゲートとエミッタとを近接させることが困難である。
【０００９】また、製造方法の性質上、エミッタ基底部長さに対するエミッタ高さの割合、即ち、アスペクト比を２以上にすることが困難である。エミッタのアスペクト比は、高い方がエミッタ先端部に電界が集中するため、駆動電圧の低下、消費電力の低下等に大幅な効果がある。エミッタのアスペクト比を高くできない一つの理由は、上述の如く、エミッタ高さをコントロールする際、開口部が次第にふさがっていくことを利用していることにある。また、別の理由は、エミッタ基底部長さがステッパ露光などにも用いられるマスク径とほぼ同じ長さになるため、ステッパ露光限界より小さな基底部長さを作製することができないことにある。このステッパ露光限界はまた、エミッタ基底部長さに制限を加えるため、エミッタを高集積化する上で別の問題を引起こしている。
【００１０】本発明は、上記の問題点を解決するためになされたもので、電界放出特性が均一で且つ低電圧駆動が可能で電界放出効率も高い電界放出型冷陰極装置及びその製造方法を提供することを目的とする。
【００１１】本発明はまた、高集積化が容易で、生産性に富み、且つ同一形状の尖鋭なエミッタを多数形成可能な電界放出型冷陰極装置及びその製造方法を提供することを目的とする。
【００１２】本発明はまた、上述のような優れた特性を有する電界放出型冷陰極装置を用いた真空マイクロ装置を提供することを目的とする。
【００１３】
【課題を解決するための手段】本発明の第１の視点は、電界放出型冷陰極装置において、支持部材と、前記支持部材上に配設された電子を放出するためのエミッタと、を具備し、前記エミッタがフラーレンまたはカーボンナノチューブを具備することを特徴とする。
【００１４】本発明の第２の視点は、第１の視点の電界放出型冷陰極装置において、前記エミッタが複数のフラーレンまたはカーボンナノチューブを具備することを特徴とする。
【００１５】本発明の第３の視点は、第１または第２の視点の電界放出型冷陰極装置において、前記支持部材上に配設されたカソード配線層を具備し、前記エミッタが前記カソード配線層上に配設されることを特徴とする。
【００１６】本発明の第４の視点は、第３の視点の電界放出型冷陰極装置において、前記カソード配線層がMo、Ta、W、Cr、Ni、Cuからなる群から選択された材料から基本的に形成されることを特徴とする。
【００１７】本発明の第５の視点は、第１乃至第４のいずれかの視点の電界放出型冷陰極装置において、前記エミッタが、前記支持部材に支持された導電性凸部を具備し、前記フラーレンまたはカーボンナノチューブが前記導電性凸部の先端部に支持されることを特徴とする。
【００１８】本発明の第６の視点は、第５の視点の電界放出型冷陰極装置において、前記フラーレンまたはカーボンナノチューブが部分的に前記導電性凸部に埋設されることを特徴とする。
【００１９】本発明の第７の視点は、第５または第６の視点の電界放出型冷陰極装置において、前記導電性凸部がMo、Ta、W、Cr、Ni、Si、LaB_6、AlN、GaN、グラファイト、ダイヤモンドからなる群から選択された材料から基本的に形成されることを特徴とする。
【００２０】本発明の第８の視点は、第１乃至第７のいずれかの視点の電界放出型冷陰極装置において、前記エミッタに対して間隔をおいて対向するゲート電極を具備することを特徴とする。
【００２１】本発明の第９の視点は、第１乃至第８のいずれかの視点の電界放出型冷陰極装置において、前記支持部材が合成樹脂から基本的に形成されることを特徴とする。
【００２２】本発明の第１０の視点は、第１乃至第９のいずれかの視点の電界放出型冷陰極装置において、前記カーボンナノチューブが、周期が０．４２６nmまたは０．７３８nmの倍数の炭素の６員環の連なりから基本的に構成されることを特徴とする。
【００２３】本発明の第１１の視点は、第１乃至第１０のいずれかの視点の電界放出型冷陰極装置において、前記カーボンナノチューブの直径が３０nm以下であることを特徴とする。
【００２４】本発明の第１２の視点は、第１乃至第１１のいずれかの視点の電界放出型冷陰極装置において、前記カーボンナノチューブの端部が炭素の５員環、６員環、７員環を含むグラファイトシートにより閉じられていることを特徴とする。
【００２５】本発明の第１３の視点は、第１乃至第１２のいずれかの視点の電界放出型冷陰極装置において、前記エミッタを形成する前記カーボンナノチューブの底部直径に対する高さの比を表すアスペクト比が、３以上で1×10^6以下であることを特徴とする。
【００２６】本発明の第１４の視点は、第１３の視点の電界放出型冷陰極装置において、前記アスペクト比が、３以上で1×10^3以下であることを特徴とする。
【００２７】本発明の第１５の視点は、第１乃至第１４のいずれかの視点の電界放出型冷陰極装置において、前記カーボンナノチューブ内に配設された、電子を放出することのできる導電性充填層を具備することを特徴とする。
【００２８】本発明の第１６の視点は、第１５の視点の電界放出型冷陰極装置において、前記充填層がMo、Ta、W、Cr、Ni、Si、LaB_6、AlN、GaN、グラファイト、ダイヤモンドからなる群から選択された材料から基本的に形成されることを特徴とする。
【００２９】本発明の第１７の視点は、真空マイクロ装置において、支持部材と、前記支持部材上に配設された電子を放出するためのエミッタと、前記エミッタがフラーレンまたはカーボンナノチューブを具備することと、

前記支持部材と協働して前記エミッタを包囲する真空放電空間を形成する包囲部材と、前記エミッタに対して間隔をおいて配設された引出し電極と、前記エミッタと前記引出し電極との電位差により前記エミッタから電子が放出されることと、を具備することを特徴とする。

【００３０】本発明の第１８の視点は、第１７の視点の真空マイクロ装置において、前記引出し電極が前記支持部材に支持されたゲート電極からなることを特徴とする。

【００３１】本発明の第１９の視点は、第１８の視点の真空マイクロ装置において、前記エミッタと対向する位置で前記包囲部材上にアノード電極が配設されることを特徴とする。

【００３２】本発明の第２０の視点は、第１７の視点の真空マイクロ装置において、前記引出し電極が前記エミッタと対向する位置で前記包囲部材上に配設されたアノード電極からなることを特徴とする。

【００３３】本発明の第２１の視点は、支持部材と、前記支持部材上に配設された電子を放出するための複数のエミッタと、を具備する電界放出型冷陰極装置の製造方法において、収集部材を真空処理室内に配置する工程と、前記真空処理室内を不活性ガスの真空雰囲気に設定する工程と、前記真空処理室内で炭素を昇華させる工程と、前記収集部材上に前記炭素を析出させることによりカーボンナノチューブを形成する工程と、前記カーボンナノチューブを前記収集部材から前記支持部材上に移し、前記カーボンナノチューブを具備する前記エミッタを形成する工程と、を具備することを特徴とする。

【００３４】本発明の第２２の視点は、支持部材と、前記支持部材上に配設された電子を放出するための複数のエミッタと、を具備する電界放出型冷陰極装置の製造方法において、前記支持部材を真空処理室内に配置する工程と、前記真空処理室内を不活性ガスの真空雰囲気に設定する工程と、前記真空処理室内で炭素を昇華させる工程と、前記支持部材上に前記炭素をカーボンナノチューブとして析出させることにより、前記カーボンナノチューブを具備する前記エミッタを形成する工程と、を具備することを特徴とする。

【００３５】本発明の第２３の視点は、第２１または第２２の視点の製造方法において、前記炭素の昇華が、抵抗加熱、電子ビーム、アーク放電、レーザ光照射からなる群から選択された手段により行われることを特徴とする。

【００３６】本発明の第２４の視点は、第２１乃至第２３のいずれかの視点の製造方法において、電子を放出することのできる導電性充填層を前記カーボンナノチューブ内に形成する工程を具備することを特徴とする。

【００３７】本発明の第２５の視点は、支持部材と、前記支持部材上に配設された電子を放出するためのエミッタと、を具備する電界放出型冷陰極装置の製造方法において、モールド部材に底部の尖った凹部を形成する工程と、前記凹部内にフラーレンまたはカーボンナノチューブを配置する工程と、前記凹部内に導電性材料を充填して導電性凸部を形成する工程と、前記導電性凸部を挟むように前記モールド部材に前記支持部材を接合する工程と、前記モールド部材を除去することにより、前記支持部材上で前記導電性凸部及び前記フラーレンまたはカーボンナノチューブを具備する前記エミッタを露出させる工程と、を具備することを特徴とする。

【００３８】本発明の第２６の視点は、第２５の視点の製造方法において、前記凹部内に前記導電性材料を充填する前に、前記凹部の内面を絶縁層で被覆する工程を具備することを特徴とする。

【００３９】本発明の第２７の視点は、第２１乃至第２６のいずれかの視点の製造方法において、前記エミッタに対向し且つ前記支持部材上に絶縁層を介して支持されるように、ゲート電極を配設する工程を具備することを特徴とする。

【００４０】

【発明の実施の形態】以下に図示の実施の形態を参照して本発明を詳述する。なお、以下の実施の形態において、対応する部材には同じ符号を付し、重複する説明は必要に応じてのみ行なう。

【００４１】図１（ａ）、（ｂ）は本発明の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図である。

【００４２】図１（ｂ）図示の如く、この実施の形態に係る電界放出型冷陰極装置は、支持基板１２と、支持基板１２上に配設された電子を放出するためのエミッタ１４とを有する。エミッタ１４は、電界放出型冷陰極装置の用途に応じて、複数若しくは単数が支持基板１２上に配設される。

【００４３】支持基板１２は、これ自体がカソード配線層を兼ねる場合は、Ｍｏ、Ｔａ、Ｗ、Ｃｒ、Ｎｉ、Ｃｕ、カーボンや、不純物をドープしたＳｉ等の半導体等の導電性材料から基本的に形成される。また、カソード配線層を別途設ける場合は、支持基板１２は、ガラス、石英、合成樹脂等の絶縁性材料や、Ｓｉ等の半導体材料から基本的に形成される。

【００４４】エミッタ１４の夫々は、基本的に炭素の６員環の連なりから構成される複数のカーボンナノチューブ１６から形成される。通常、カーボンナノチューブ１６は、図１（ａ）、（ｂ）示の如く、倒木が重なり合うような状態で支持基板１２上に存在する。しかし、以下の図では、図を簡易にするため、カーボンナノチューブ１６が概ね垂直に立ち上がった状態で示す。各エミッタ１４が１つのカーボンナノチューブ１６からなるようにすることもできる。全カーボンナノチューブ１６の７０％以上は３０ｎｍ以下の直径を有する。エミッタ１４を形成するカーボンナノチューブ１６の底部直径に対する

高さの比を表すアスペクト比は、３以上且つ１×１０^{6}以下で、望ましくは、３以上且つ１×１０^{3}以下に設定される。

【００４５】カーボンナノチューブ１６は、図２（ａ）図示のような基本的に炭素の６員環の連なりから構成される分子構造のグラファイトシート１８を、図２（ｂ）図示のように円筒状に巻いた形に形成される。グラファイトシート１８は、６員環の周期Ｂ方向（周期が０．４２６ｎｍ）に巻くと金属性を示す。グラファイトシート１８はまた、６員環の周期Ａ方向（周期が０．２４６ｎｍ）でも、（３、０）、（６、０）、（９、０）等、３×（１、０）の格子点を結ぶように巻くと禁制帯幅の狭い半導体性を示す。従って、カーボンナノチューブ１６における炭素の６員環の周期は、周期Ｂ方向の０．４２６ｎｍまたは周期Ａ方向０．２４６ｎｍ×３＝０．７３８ｎｍの倍数となる。

【００４６】なお、カーボンナノチューブ１６の端部は、図２（ｂ）図示のように閉鎖される場合と、閉鎖されずに円筒形のままで開放される場合とがある。カーボンナノチューブ１６の端部を閉鎖するグラファイトシート２２には、炭素の６員環の連なりの中に炭素の５員環及び／または７員環が介在した構造となる。例えば、図２（ｂ）図示の例では、部位２４に炭素の５員環が介在している。これは、炭素の６員環だけでは、端部の閉鎖形状を形成することができないためである。

【００４７】次に、この実施の形態に係る電界放出型冷陰極装置の製造方法の２つの例について説明する。

【００４８】製造方法の第１例においては、先ず、直径６．５ｎｍ～２０ｎｍのグラファイト電極を一対準備し、これらをアノード電極（炭素源）及びカソード電極（収集部材）として、真空処理室内に配設する。次に、真空処理室内を排気すると共に、Ｈｅ、Ａｒ等の不活性ガスを真空処理室内に導入し、真空処理室内を２０Ｔｏｒｒ～５００Ｔｏｒｒ、望ましくは約５００Ｔｏｒｒの不活性ガス雰囲気に設定する。

【００４９】次に、直流電圧１０Ｖ～２０Ｖをアノード電極とカソード電極との間に印加し、電流約１００Ａとなるようにアーク放電を発生させる。この様にして、アノード電極の炭素を昇華させる一方、カソード電極上に炭素を析出させてカーボンナノチューブを形成する。この際、炭素の析出条件を、カーボンナノチューブが基本的に炭素の６員環の連なりから構成され、６員環の周期が０．４２６ｎｍまたは０．７３８ｎｍの倍数となるように調整する。

【００５０】この様に、ガス圧かアーク放電を生じるための電圧を調整することにより、カーボンナノチューブは直径３０ｎｍ以下とすることができる。また、プロセス条件等により、形成されるカーボンナノチューブの形状もばらつくが、直径３０ｎｍ以下のものが全体の７０％以上を占めていれば、特性上特に問題は生じなかった。

【００５１】次に、カソード電極をエタノール中に浸漬し、超音波を印加することにより、カソード電極からカーボンナノチューブを分離し、エタノール中に分散させる。次に、セラミックフィルタ或いはろ紙によりエタノールからカーボンナノチューブを取出し、乾燥させる。なお、カーボンナノチューブを分離後、使用条件に適合するように精製及び分級処理してもよい。

【００５２】次に、カーボンナノチューブを塗布、圧着、埋込み等の方法で合成樹脂製の支持基板１２上に供給し、カーボンナノチューブ層２６を形成する（図１（ａ））。ここで、支持基板の材料としては、ポリメチルメタクレート、テフロン、ポリテトラフルオロエチレン、ポリカーボネート、非晶質ポリオレフィン、アクリル系樹脂、エポキシ系樹脂を用いることができる。

【００５３】次に、レジストを塗布して、エミッタ１４のレイアウトに従って、カーボンナノチューブ層２６をリソグラフィ技術でパターニングする。この様にして、複数のカーボンナノチューブ１６からなるエミッタ１４を支持基板１２上に形成する（図１（ｂ））。

【００５４】なお、上述の製造方法の第１例において、一対のグラファイト電極間に印加する電力は直流ではなく交流とすることもできる。更に、カーボンナノチューブをカソード電極（収集部材）から分離させず、カソード電極（収集部材）と共に電界放出型冷陰極装置に用いることもできる。

【００５５】製造方法の第２例においては、先ず、直径６．５ｎｍ～２０ｎｍのグラファイト棒を真空処理室内に配設する。また、支持基板１２を直接真空処理室内に配置する。次に、真空処理室内を排気すると共に、Ｈｅ、Ａｒ等の不活性ガスを真空処理室内に導入し、真空処理室内を２０Ｔｏｒｒ～５００Ｔｏｒｒ、望ましくは約５００Ｔｏｒｒの不活性ガス雰囲気に設定する。

【００５６】次に、グラファイト棒に通電し、抵抗自己加熱によりグラファイト棒を加熱する。この様にして、グラファイト棒の炭素を昇華させる一方、支持基板１２上に炭素を析出させてカーボンナノチューブ層２６を形成する（図１（ａ））。この際、炭素の析出条件を、カーボンナノチューブが基本的に炭素の６員環の連なりから構成され、６員環の周期が０．４２６ｎｍまたは０．７３８ｎｍの倍数となるように調整する。

【００５７】この様に、ガス圧かアーク放電を生じるための電圧を調整することにより、カーボンナノチューブは直径３０ｎｍ以下とすることができる。また、プロセス条件等により、形成されるカーボンナノチューブの形状もばらつくが、直径３０ｎｍ以下のものが全体の７０％以上を占めていれば、特性上特に問題は生じなかった。

【００５８】次に、レジストを塗布して、エミッタ１４のレイアウトに従って、カーボンナノチューブ層２６を

リソグラフィ技術でパターニングする。この様にして、複数のカーボンナノチューブ１６からなるエミッタ１４を支持基板１２上に形成する（図１（ｂ））。

【００５９】なお、真空処理室内で炭素を昇華させる手段としては、上述の製造方法の第１及び第２例で示したアーク放電、抵抗加熱の他、電子ビーム、レーザ光照射等を用いることができる。

【００６０】図３（ａ）、（ｂ）は本発明の別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図である。

【００６１】図３（ｂ）図示の如く、この実施の形態に係る電界放出型冷陰極装置は、エミッタ１４に電子を供給するためのカソード配線層２８が支持基板１２上に配設されている点で、図１（ｂ）図示の電界放出型冷陰極装置と異なる。カソード配線層２８は、Ｍｏ、Ｔａ、Ｗ、Ｃｒ、Ｎｉ、Ｃｕ等の導電性材料から基本的に形成される。また、支持基板１２は、ガラス、石英、合成樹脂等の絶縁性材料や、Ｓｉ等の半導体材料から基本的に形成される。

【００６２】図３（ｂ）図示の電界放出型冷陰極装置は、図１（ｂ）図示の電界放出型冷陰極装置と概ね同じ方法で製造することができる。但し、図１を参照して説明した製造方法の第１及び第２例に対して、次のような変更を加える。

【００６３】先ず、アノード電極（炭素源）及びカソード電極（収集部材）を用いる第１例においては、カソード電極（収集部材）から分離されたカーボンナノチューブを支持基板１２上に供給する前に、支持基板１２上にパターニングされたカソード配線層２８を形成する。そして、カーボンナノチューブを前述の如く支持基板１２上に供給し、支持基板１２及びカソード配線層２８上にカーボンナノチューブ層２６を形成する（図３（ａ））。次に、エミッタ１４のレイアウトに従って、カーボンナノチューブ層２６をリソグラフィ技術でパターニングし、複数のカーボンナノチューブ１６からなるエミッタ１４をカソード配線層２８上に形成する（図３（ｂ））。

【００６４】また、カーボンナノチューブを直接支持基板１２上に析出させる第２例においては、支持基板１２を真空処理室内に入れる前に、支持基板１２上にパターニングされたカソード配線層２８を形成する。そして、カソード配線層２８の付いた支持基板１２を真空処理室内に配置し、前述の如く操作を行い、支持基板１２及びカソード配線層２８上に炭素を析出させ、カーボンナノチューブ層２６を形成する（図３（ａ））。次に、エミッタ１４のレイアウトに従って、カーボンナノチューブ層２６をリソグラフィ技術でパターニングし、複数のカーボンナノチューブ１６からなるエミッタ１４をカソード配線層２８上に形成する（図３（ｂ））。

【００６５】図４（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図である。

【００６６】図４（ｃ）図示の如く、この実施の形態に係る電界放出型冷陰極装置は、カーボンナノチューブ１６内に、電子を放出することのできる導電性充填層３２が配設されている点で、図１（ｂ）図示の電界放出型冷陰極装置と異なる。充填層３２はＭｏ、Ｔａ、Ｗ、Ｃｒ、Ｎｉ、Ｓｉ、LaB_6、ＡｌＮ、ＧａＮ、グラファイト、ダイヤモンド等の導電性材料から基本的に形成される。

【００６７】図４（ｃ）図示の電界放出型冷陰極装置は、図１（ｂ）図示の電界放出型冷陰極装置と概ね同じ方法で製造することができるが、次のような変更を加える。

【００６８】先ず、前述の如く、支持基板１２上にカーボンナノチューブ層２６を形成する（図４（ａ））。次に、昇華した導電性材料を上方から堆積させるか、完成した構造物全体を溶融した導電性材料中に浸漬させ、支持基板１２上の全面に導電性材料層３４を形成する。この際、カーボンナノチューブの主に先端部内にまで充填層３２が形成されるようにする（図４（ｂ））。ここで、理論上は、チューブに吸込まれた導電性材料は、エネルギー的に最も安定なチューブの中心に形成されやすい。しかし、例えば、気体がチューブ内に存在する等の種々の条件により、チューブの途中で導電性材料の吸込みが止まってしまう場合もある。

【００６９】次に、エミッタ１４のレイアウトに従ってリソグラフィ技術でパターニングを行い、支持基板１２と直接接触する導電性材料層３４の部分を除去すると共に、複数のカーボンナノチューブ１６からなるエミッタ１４を支持基板１２上に形成する（図４（ｃ））。なお、カーボンナノチューブ１６は導電性材料層３４により支持基板１２上にしっかりと固定されるため、図１（ｂ）図示の構造に比べて取扱いが容易で且つ信頼性の高い構造を提供することができる。

【００７０】図５（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図である。

【００７１】図５（ｃ）図示の如く、この実施の形態に係る電界放出型冷陰極装置は、カーボンナノチューブ１６内に、電子を放出することのできる導電性充填層３２が配設されている点で、図３（ｂ）図示の電界放出型冷陰極装置と異なる。充填層３２は図４（ａ）～（ｃ）を参照して述べた材料から基本的に形成される。なお、充填層３２はカソード配線層２８と基本的に同じ材料から形成することもできる。

【００７２】図５（ｃ）図示の電界放出型冷陰極装置は、図３（ｂ）図示の電界放出型冷陰極装置と概ね同じ方法で製造することができるが、次のような変更を加える。

【００７３】先ず、前述の如く、支持基板１２及びカソード配線層２８上にカーボンナノチューブ層２６を形成する（図５（ａ））。次に、昇華した導電性材料を上方から堆積させるか、完成した構造物全体を溶融した導電性材料中に浸漬させ、支持基板１２上の全面に導電性材料層３４を形成する。この際、カーボンナノチューブの主に先端部内に充填層３２が形成される（図５（ｂ））。次に、エミッタ１４のレイアウトに従って、リソグラフィ技術でパターニングを行い、支持基板１２と直接接触する導電性材料層３４の部分を除去すると共に、複数のカーボンナノチューブ１６からなるエミッタ１４をカソード配線層２８上に形成する（図５（ｃ））。

【００７４】なお、図４（ａ）～（ｃ）及び図５（ａ）～（ｃ）図示の実施の形態において、支持基板１２の表面と充填層３２の導電性材料との剥離性が良好となるように、予め材料選択或いは支持基板１２の表面を処理しておくことができる。また、充填層３２を、カーボンナノチューブを支持基板１２上に供給する前の調製時に形成してもよい。この場合、例えば、収集部材に付いた状態のカーボンナノチューブに対して、昇華した導電性材料を上方から堆積させるか、或いは、収集部材に付いた状態或いは分離された状態のカーボンナノチューブを溶融した導電性材料中に浸漬させることにより、充填層３２をカーボンナノチューブ内に形成することができる。

【００７５】カソード配線層２８及び充填層３２を有する図５（ｃ）図示の構造は、図６（ａ）～（ｄ）に示すような製造方法によっても形成することができる。図６（ａ）～（ｄ）図示の製造方法は、アノード電極（炭素源）及びカソード電極（収集部材）を用いる製造方法の第１例を応用したもので、次のように変更する。

【００７６】先ず、前述の如く、カソード電極（収集部材）４２上に炭素を析出させてカーボンナノチューブ層２６を形成する（図６（ａ））。次に、カソード電極（収集部材）４２に付いた状態のままで、カーボンナノチューブ層２６を、溶融状態の合成樹脂層４４に押付ける（図６（ｂ））。ここで、合成樹脂層４４の材料としては、ポリメチルメタクレート、テフロン、ポリテトラフルオロエチレン、ポリカーボネート、非晶質ポリオレフィン、アクリル系樹脂、エポキシ系樹脂を用いることができる。

【００７７】合成樹脂層４４を乾燥して支持基板１２とした後、カーボンナノチューブ層２６からカソード電極（収集部材）４２を取外す。即ち、カーボンナノチューブ層２６をカソード電極（収集部材）４２から支持基板１２上に転写する。

【００７８】次に、昇華した導電性材料を上方から堆積させるか、完成した構造物全体を溶融した導電性材料中に浸漬させ、カソード配線層となる導電性材料層４６を支持基板１２上に形成する。この際、カーボンナノチューブの主に先端部内にまで充填層３２が形成される（図６（ｃ））。次に、レジストを塗布して、エミッタ１４のレイアウトに従って、カーボンナノチューブ層２６及び導電性材料層４６をリソグラフィ技術でパターニングする。この様にして、複数のカーボンナノチューブ１６からなるエミッタ１４をカソード配線層２８上に形成する（図６（ｄ））。

【００７９】上述の如く、図６（ａ）～（ｄ）図示の製造方法によれば、充填層３２とカソード配線層２８とは同じ材料から形成されることとなる。

【００８０】図７（ａ）、（ｂ）は、夫々、本発明の更に別の実施の形態に係る電界放出型冷陰極装置を示す概略断面図である。これらの実施の形態は、カーボンナノチューブに代え、フラーレン１７を用いてエミッタ１４を形成したことを特徴とする。図７（ａ）、（ｂ）は、夫々図１（ｂ）及び図３（ｂ）図示の構造と対応する。

【００８１】フラーレンはカーボンナノチューブと同じく炭素の同素体で、基本的には同質のものである。特異形状の極長のフラーレンがカーボンナノチューブとなる。フラーレンの基本型は、図２（ｃ）図示の如く、炭素の６員環と５員環とで構成されたC_{60}であり、その直径は約０．７ｎｍである。C_{60}は、正２０面体の１２個の５角錐になっている頂点を全て切落とすことによってできる切頭２０面体（結果的に３２面体）の頂点の全てにsp^2軌道混成の炭素原子を置いた構造を有する。

【００８２】C_{60}以外に、炭素数が６０より多い高次フラーレン、例えばC_{70}、C_{76}、C_{82}、C_{84}、C_{90}、C_{96}、…、C_{240}、C_{540}、C_{720}等が実質的に無限に存在する。但し、高次フラーレンは、オイラーの公式、Ｆ＋Ｖ＝Ｅ＋２（Ｆ：多角形の数、Ｖ：頂点の数、Ｅ：多角形の辺の数）、及びｐ＝ｓ＋１２（ｐ：５員環の数、ｓ：７員環の数）を満たし、且つ炭素原子として化学的に安定であることを条件として存在する。

【００８３】また、フラーレンの内部は中空であるため、高次フラーレンの中に低次フラーレンが玉ねぎのように何層もつまったオニオン型のフラーレンが存在し、これらはスーパーフラーレンと呼ばれる。スーパーフラーレンにおける各層間の距離は０．３４１ｎｍとなる。例えば、C_{540}の中にC_{240}が入り、更にその中にC_{60}が入ったフラーレンは$C_{60}@C_{240}@C_{540}$で表される。ここで記号「@」は、その前に記載された分子或いは原子が取込まれた内包フラーレンであることを示す。

【００８４】また、フラーレンは、その中空の内部に金属を取込むことができる。このような金属内包フラーレンの例は、$La@C_{60}$、$La@C_{76}$、$La@C_{84}$、$La_2@C_{80}$、$Y_2@C_{84}$、$Sc_3@C_{82}$等である。更に、フラーレンの骨格部分にＮ、Ｂ、Ｓｉ等の炭素以外の元素を組込んだヘテロフラーレンも研究されている。

【００８５】フラーレンは、グラファイトに対してレーザー照射、アーク放電、抵抗加熱等を施すことにより、

炭素を気化させ、気化炭素をヘリウムガス中を通しながら、冷却、反応及び凝集させ、これを収集部材で収集することにより調製することができる。

【００８６】図７（ａ）、（ｂ）図示の電界放出型冷陰極装置は、夫々図１（ａ）、（ｂ）及び図３（ａ）、（ｂ）を参照して述べた製造方法を応用して製造することができる。

【００８７】即ち、前述の製造方法の第１例を応用する場合は、先ず、フラーレン１７を予め別途調製及び収集し、これを塗布、圧着、埋め込み等の方法で支持基板１２上或いは支持基板１２及びカソード配線層２８上に供給し、フラーレン層を形成する。また、前述の製造方法の第２例を応用する場合は、先ず、支持基板１２或いはカソード配線層２８の付いた支持基板１２を収集部材として使用し、この上にフラーレン層を形成する。次に、レジストを塗布して、エミッタ１４のレイアウトに従って、フラーレン層をリソグラフィ技術でパターニングする。これにより、複数のフラーレン１７からなるエミッタ１４を支持基板１４或いはカソード配線層２８上に形成することができる。

【００８８】また、図４（ａ）～（ｃ）及び図５（ａ）～（ｃ）図示の如く、導電性材料層３４を用いると、フラーレン１７を支持基板１４或いはカソード配線層２８上にしっかりと固定することができる。また、図６（ａ）～（ｄ）図示の製造方法を応用すれば、フラレーン１７を収集部材から支持基板１４上に転写することができる。

【００８９】図８（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図である。

【００９０】図８（ｃ）図示の如く、この実施の形態に係る電界放出型冷陰極装置は、図３（ｂ）図示の構造に加えて、支持基板１２上に、絶縁膜５２を介して配設された、Ｗ等の導電性材料からなる引出し電極即ちゲート電極５４を有する。しかし、本装置は、エミッタ１４を形成するカーボンナノチューブ１６が部分的に絶縁膜６２に埋め込まれ、しっかりと固定されている点で、図８（ｃ）図示のそれと相違する。

【００９１】図８（ｃ）図示の電界放出型冷陰極装置は次のような方法により製造することができる。

【００９２】先ず、支持基板１２上にパターニングされたカソード配線層２８を形成する。前述の如く、カソード配線層２８は、Ｍｏ、Ｔａ、Ｗ、Ｃｒ、Ｎｉ、Ｃｕ等の導電性材料から基本的に形成される。また、支持基板１２は、ガラス、石英、合成樹脂等の絶縁性材料や、Ｓｉ等の半導体材料から基本的に形成される。

【００９３】次に、支持基板１２及びカソード配線層２８上にSiO_2、ＳｉＮ等からなる絶縁層５２を形成し、更にその上にＷ等の導電性材料からなるゲート電極層５６を形成する（図８（ａ））。絶縁層５２は、電子ビーム蒸着、スパッタリング法、或いはＣＶＤ法により形成することができる。

【００９４】次に、リソグラフィ技術で絶縁層５２及びゲート電極層５６をパターニングし、ゲート電極５４及びゲート配線を形成する。この際、ゲート電極５４で包囲された凹部５８内にカソード配線層２８が露出した状態とする（図８（ｂ））。

【００９５】次に、被処理体の主面上全体に、即ち凹部５８内だけでなく凹部５８外にもカーボンナノチューブ層を形成する。カーボンナノチューブ層は、予め調製したカーボンナノチューブを塗布、印刷等により被処理体上に付与することもできるし、被処理体を真空処理室内に配置し、その上にカーボンナノチューブを直接析出させることもできる。次に、リソグラフィ技術でカーボンナノチューブ層をパターニングし、カソード配線層２８上のみにカーボンナノチューブ１６を残してエミッタ１４を形成する（図８（ｃ））。

【００９６】なお、本実施の形態において、カーボンナノチューブに代え、フラーレン１７を用いることができる。この場合、図８（ｄ）図示の如く、エミッタ１４がフラーレン１７からなる点を除いて、その構造及び製造方法の概要は図８（ａ）～（ｃ）を参照して説明したものと同様となる。

【００９７】図９（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図である。

【００９８】図９（ｃ）図示の如く、この実施の形態に係る電界放出型冷陰極装置も、図８（ｃ）図示の電界放出型冷陰極装置と同様に、支持基板１２上に、絶縁膜６２を介して配設された、Ｗ等の導電性材料からなる引出し電極即ちゲート電極５４を有する。しかし、本装置は、エミッタ１４を形成するカーボンナノチューブ１６が部分的に絶縁膜６２に埋め込まれ、しっかりと固定されている点で、図８（ｃ）図示のそれと相違する。

【００９９】図９（ｃ）図示の電界放出型冷陰極装置は次のような方法により製造することができる。

【０１００】先ず、支持基板１２上にパターニングされたカソード配線層２８を形成する。次に、支持基板１２及びカソード配線層２８上にカーボンナノチューブ層を形成する。カーボンナノチューブ層は、予め調製したカーボンナノチューブを塗布、印刷等により被処理体上に付与することもできるし、被処理体を真空処理室内に配置し、その上にカーボンナノチューブを直接析出させることもできる。次に、リソグラフィ技術でカーボンナノチューブ層をパターニングし、カソード配線層２８上のみにカーボンナノチューブ１６を残してエミッタ１４を形成する（図９（ａ））。

【０１０１】次に、被処理体の主面上全体に、SiO_2、ＳｉＮ等からなる絶縁層６２を、エミッタ１４の先端が露出する程度の厚さに形成する。絶縁層６２は、電子ビーム蒸着、スパッタリング法、或いはＣＶＤ法により形成することができる。絶縁層６２の厚さは、成膜時に制御することもできるし、成膜後に適当にエッチバックして調節することもできる。例えば絶縁層６２がSiO_2からなる場合、このエッチングにはバッファード弗酸を用いることができる。

【０１０２】次に、被処理体の主面上全体にレジスト層６４を形成すると共に、ゲート電極５４を形成する部分に対応して絶縁層６２が露出するようにレジスト層６４をパターニングする（図９（ｂ））。次に、被処理体の主面上全体にＷ等の導電性材料からなるゲート電極層を形成する。次に、レジスト層６４をゲート電極層の不用な部分と共にリフトオフにより除去することにより、絶縁膜６２上に所定のパターンのゲート電極５４及びゲート配線を残すことができる（図９（ｃ））。

【０１０３】なお、図９（ｂ）図示の工程において、絶縁層６２をエミッタ１４の高さよりも厚く形成し、エミッタ１４に対応する部分に凹部６６を形成してエミッタの先端を露出させることができる。これにより得られる構造は、図９（ｄ）図示のようなものとなる。ゲート電極５４はエミッタ１４の先端よりも上に位置し、これは引出し電極として好ましい配置となる。

【０１０４】また、本実施の形態において、カーボンナノチューブに代え、フラーレン１７を用いることができる。この場合、エミッタ１４がフラーレン１７からなる点を除いて、その構造及び製造方法の概要は図９（ａ）～（ｄ）を参照して説明したものと同様となる。

【０１０５】図１０（ａ）は本発明の更に別の実施の形態に係る真空マイクロ装置の一例である平板型画像表示装置を示す断面図である。

【０１０６】図１０（ａ）図示の表示装置は、図８（ｃ）図示の電界放出型冷陰極装置を利用して形成される。図１０（ａ）図示の如く、ゲート電極５４を構成する複数のゲートラインが紙面に平行な方向に配列され、カソード配線層２８を構成する複数のカソードラインが紙面に垂直な方向に配列される。各画素に対応して、複数のエミッタ１４からなるエミッタ群がカソードライン上に配設される。

【０１０７】ガラス製の支持基板１２と対向するようにガラス製の対向基板７２が配設され、両基板１２、７２間に真空放電空間７３が形成される。両基板１２、７２間の間隔は、周辺のフレーム及びスペーサ７４により維持される。支持基板１２と対向する対向基板７２の面上には、透明な共通電極即ちアノード電極７６と、蛍光体層７８とが配設される。

【０１０８】この平板型画像表示装置においては、ゲートラインとカソードラインとを介して各画素におけるゲート電極５４とエミッタ１４との間の電圧を任意に設定することにより、画素の点灯及び点滅を選択することができる。即ち、画素の選択は、いわゆるマトリックス駆動により、例えば、ゲートラインを線順次に選択して所定の電位を付与するのに同期して、カソードラインに選択信号である所定の電位を付与することにより行なうことができる。

【０１０９】ある１つのゲートラインとある１つのカソードラインとが選択され、夫々所定の電位が付与された時、そのゲートラインとカソードラインとの交点にあるエミッタ群のみが動作する。エミッタ群より放出された電子は、アノード電極７６に印加された電圧により引かれ、選択されたエミッタ群に対応した位置の蛍光体層７８に達してこれを発光させる。

【０１１０】なお、図１０（ｂ）図示の如く、ゲート電極５４を用いずに表示装置を構成することができる。図１０（ｂ）図示の表示装置は、図３（ｂ）図示の電界放出型冷陰極装置を利用して形成される。

【０１１１】この平板型画像表示装置においては、ゲートラインに代え、対向基板７２上の透明なアノード電極８２を構成する複数のアノードラインが紙面に平行な方向に配列される。従って、アノードラインとカソードラインとを介して各画素におけるアノード電極８２とエミッタ１４との間の電圧を任意に設定することにより、画素の点灯及び点滅を選択することができる。ある１つのアノードラインとある１つのカソードラインとが選択され、夫々所定の電位が付与された時、そのアノードラインとカソードラインとの交点にあるエミッタ群のみが動作する。

【０１１２】なお、図１０（ａ）、（ｂ）図示の表示装置は、夫々図８（ｃ）及び図３（ｂ）図示の電界放出型冷陰極装置を利用して形成されるが、他の実施の形態、例えばフラーレン１７からなるエミッタ１４を有する電界放出型冷陰極装置を利用した場合でも、同様に表示装置を形成することができる。また、これらの電界放出型冷陰極装置を利用して、電力変換装置例えばパワースイッチング装置のような、表示装置以外の真空マイクロ装置を形成することもできる。

【０１１３】図１１（ａ）、（ｂ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を示す概略断面図とその先端部を示す拡大概略図である。

【０１１４】この実施の形態に係る電界放出型冷陰極装置は、支持基板１１２と、カソード配線層１１４を介して支持基板１１２上に配設された電子を放出するためのエミッタ１１５とを有する。各エミッタ１１５は、導電性材料層１１６の一部からなる導電性凸部１１８と、導電性凸部１１８の先端部に部分的に埋設された複数のカーボンナノチューブ１２２とを有する。エミッタ１１５は、電界放出型冷陰極装置の用途に応じて、複数（図では１つのみを示す）若しくは単数が支持基板１１２上に配設される。

【０１１５】支持基板１１２はパイレックスガラス等の絶縁性材料からなる。カソード配線層１１４はＩＴＯ層等の導電性材料から基本的に形成される。導電性材料層

１１６及び導電性凸部１１８は、Mo、Ta、W、Cr、Si、Ni、LaB_6、AlN、GaN、グラファイト、ダイヤモンド等の導電性材料から基本的に形成される。導電性材料層１１６を用いてカソード配線を形成する場合は、カソード配線層１１４は省略され、支持基板１１２上に直接導電性材料層１１６が形成されることとなる。

【０１１６】カーボンナノチューブ１２２は、図２（ａ）、（ｂ）を参照して説明したように、基本的に炭素の６員環の巡なりチューブから構成される。カーボンナノチューブ１２２は長さが３ｎｍ～１０μｍで、それらの７０％以上は３０ｎｍ以下の直径を有する。カーボンナノチューブ１２２は導電性凸部１１８と電気的な接続がとれるように支持されていればよく、必ずしも部分的に埋設されている必要はない。なお、図示の例では導電性凸部１１８上にカーボンナノチューブ１２２が複数配設されているが、カーボンナノチューブ１２２は単数としてもよい。

【０１１７】カーボンナノチューブ１２２は通常内部が中空の円筒状に形成される。しかし、必要であれば、カーボンナノチューブ１２２内、特にチューブの先端部内に、図示の如く、導電性充填層１２４を配設することができる。充填層１２４は、Mo、Ta、W、Cr、Si、Ni、LaB_6、AlN、GaN、グラファイト、ダイヤモンド等の電子を放出することのできる導電性材料から基本的に形成される。充填層１２４は、導電性材料層１１６及び導電性凸部１１８と同一材料から形成することも別の材料から形成することもできる。

【０１１８】上記以外のカーボンナノチューブ１２２の構造上の特徴及び調製方法は、前述のカーボンナノチューブ１６と同様である。

【０１１９】図１３（ａ）～（ｆ）は図１１（ａ）図示の電界放出型冷陰極装置の製造方法を工程順に示す図である。

【０１２０】先ず、例えば単結晶からなる基板の片側表面に底部を尖らせた凹部を形成する。このような凹部を形成する方法として、次のようなＳｉ単結晶基板の異方性エッチングを利用する方法を用いることができる。

【０１２１】先ず、モールド基板となるｐ型で（１００）結晶面方位のＳｉ単結晶基板１３１上に厚さ０．１μｍのSiO_2熱酸化層１３２をドライ酸化法により形成する。次に、熱酸化層１３２上にレジストをスピンコート法により塗布し、レジスト層１３３を形成する（図１３（ａ））。

【０１２２】次に、ステッパを用いて、マトリックス状に配置された複数個の開口部１３４、例えば１μｍ角の正方形開口部、が得られるように露光、現像等の処理を施し、レジスト層１３３のパターニングを行う。そして、レジスト層１３３をマスクとして、NH_4F・HF混合溶液により、SiO_2膜のエッチングを行なう（図１３（ｂ））。

【０１２３】レジスト層１３３の除去後、３０ｗｔ％のKOH水溶液を用いて異方性エッチングを行い、深さ０．７１μｍの凹部１３５をＳｉ単結晶基板１３１上に形成する。次に、NH_4F・HF混合溶液を用いて、SiO_2酸化層を除去する。KOH水溶液によりエッチングされることにより、凹部１３５は（１１１）面からなる４斜面により規定される逆ピラミッドの形状となる。

【０１２４】なお、ここで、凹部１３５が形成されたＳｉ単結晶基板１３１をウエット酸化法により熱酸化し、凹部１３５を含む全面にSiO_2熱酸化絶縁層を形成してもよい。SiO_2熱酸化絶縁層を形成することにより、凹部１３５を鋳型として形成される導電性凸部の先端部をより尖鋭にすることができる。

【０１２５】次に、凹部１３５の底部にカーボンナノチューブ１３６を配置する（図１３（ｃ））。ここでは、例えば、前述の如く、アノード電極（炭素膜）及びカソード電極（収集部材）を用いる方法により析出させたカーボンナノチューブを、エタノール中に浸漬して超音波を印加することにより、カソード電極から分離すると共にエタノール中に分散させる。次に、このエタノールの懸濁液を凹部１３５内へ流し込んだ後、乾燥させれば、凹部１３５の底部にカーボンナノチューブ１３６を配置することができる。凹部１３５の外にカーボンナノチューブが付着しても、通常邪支えないが、支障のある場合には、パターニング後、有機溶剤で除去する。

【０１２６】凹部１３５の底部にカーボンナノチューブ１３６を配置する別の方法として、基板１３１の近傍にグラファイト電極を設け、凹部１３５の底部にカーボンナノチューブを析出させることも可能である。この場合、カーボンナノチューブは、凹部の上側よりも底部に析出しやすいので都合がよい。

【０１２７】なお、以下の図１３（ｄ）～（ｆ）においては、図を分かりやすくするため、カーボンナノチューブ１３６の図示を省略してある。

【０１２８】次に、凹部１３５内を埋めるように、Ｓｉ単結晶基板１３１上にW等の導電性材料からなる導電性材料層１３７を堆積する。導電性材料層１３７は、凹部１３５が埋められると共に、凹部１３５以外の部分も一様の厚さ、例えば２μｍとなるように形成する。

【０１２９】この導電性材料層１３７の形成に際して、複数のカーボンナノチューブが配設された底部には導電性材料層１３７が完全に埋め込まれない。従って、基板１３１から分離した後、導電性凸部の先端にカーボンナノチューブが一部突出した状態が得られる。

【０１３０】更に、導電性材料層１３７上に、ＩＴＯ層、Ｔａ等の導電性材料層１３８を同じくスパッタリング法により、例えば厚さ１μｍとなるように形成する（図１３（ｄ））。なお、この導電性材料層１３８は導電性材料層１３７の材質によっては省くことができ、その場合には導電性材料層１３７がカソード電極層を兼ねることとなる。

【０１３１】一方、支持基板となる、背面に厚さ０．４μｍのＡｌ層１４２をコートしたパイレックスガラス基板（厚さ１mm）１４１を用意する。そして、図１３（ｅ）に示すように、ガラス基板１４１とＳｉ単結晶基板１３１とを導電性材料層１３７、１３８を介するように接着する。この接着には、例えば、静電接着法を適用することができる。静電装着法は、冷陰極装置の軽量化や薄型化に寄与する。

【０１３２】次に、ガラス基板１４１背面のＡｌ層１４２を、HNO_3・CH_3COOH・HFの混酸溶液で除去する。また、エチレンジアミン・ピロカテコール・ピラジンから成る水溶液（エチレンジアミン：ピロカテコール：ピラジン：水＝７５ｃｃ：１２ｇ：３ｍｇ：１０ｃｃ）でＳｉ単結晶基板１３１をエッチング除去する。このようにして、図１３（ｆ）に示すように、カーボンナノチューブ１３６（図示せず）及び導電性凸部１４３を露出させる。

【０１３３】もし、カーボンナノチューブ１３６内に充填層１２４（図１１（ｂ）参照）を配設する場合は、導電性凸部１４３を露出させた後、昇華した導電性材料をカーボンナノチューブ１３６の上方から堆積させるか、完成した構造物全体を溶融した導電性材料中に浸漬させることにより形成することができる。代りに、カーボンナノチューブ１３６を凹部１３５内に配置する前の製造時に、昇華した導電性材料をカーボンナノチューブ１３６の上方から堆積させるか、カーボンナノチューブ１３６を溶融した導電性材料中に浸漬させることにより形成することもできる。

【０１３４】図１３（ａ）～（ｆ）図示の製造方法により製造された図１１（ａ）図示の電界放出型冷陰極装置においては、エミッタ１１５の導電性凸部１１８（図１３では符号１４３で指示）は、凹部１３５を鋳型として形成されるため、その形状を引継いだピラミッド形状形状となる。導電性凸部１１８の先端部には、複数のカーボンナノチューブ１２２（図１３（ａ）～（ｆ）では符号１３６で指示）が、部分的に導電性凸部１１８に埋設された状態で支持される。

【０１３５】なお、カーボンナノチューブ１２２を導電性凸部１１８の先端部から大きく突出させたい場合は、凹部１３５内にカーボンナノチューブを配置後、凹部１３５の表面にSiO_2層をスパッタリング法で堆積する。次に、導電層で裏打ちし、モールド基板除去後、SiO_2層のみをNH_4F・HF混合溶液により除去する。これにより、除去されたSiO_2層の分だけ、導電性凸部１１８からのカーボンナノチューブ１２２の突出長さは大きくなる。

【０１３６】図１２は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を示す概略断面図である。

【０１３７】図１２図示の実施の形態が図１１（ａ）図示の実施の形態と異なる点は、導電性材料層１１６上に、絶縁膜１２６を介して、W等の導電性材料からなるゲート電極１２８が配設されることにある。ゲート電極１２８は、エミッタ１１５、即ち導電性凸部１１８及びカーボンナノチューブ１２２対して間隔をおいて対向する。

【０１３８】図１４（ａ）～（ｈ）は図１２図示の電界放出型冷陰極装置の製造方法を工程順に示す図である。

【０１３９】先ず、図１３（ａ）、（ｂ）、（ｃ）を参照して述べたように、モールド基板となるｐ型で（１００）結晶面方位のＳｉ単結晶基板１３１に、（１１１）面からなる４斜面により規定される逆ピラミッドの形状の凹部１３５を形成する。次に、凹部１３５が形成されたＳｉ単結晶基板１３１をウエット酸化法により熱酸化し、凹部１３５を含む全面にSiO_2熱酸化絶縁層１５１を形成する。この時、絶縁層１５１は、基板１３１の（１１１）面、即ち、凹部１３５の側面において厚さ約３０ｎｍ程度となるようにする。Ｓｉ単結晶の（１００）面における熱酸化層の厚さは（１１１）面における厚さと±１０％以内で一致する。従って、（１００）面での酸化絶縁層の厚さから（１１１）面での厚さを見積もることができる。

【０１４０】絶縁層１５１形成後、前述のような方法で、凹部１３５の底部にカーボンナノチューブ１３６を配置する（図１４（ａ））。なお、以下の図１４（ｂ）～（ｈ）においては、図を分かりやすくするため、カーボンナノチューブ１３６の図示を省略してある。

【０１４１】次に、図１３（ｄ）の工程と同様に、凹部１３５内を埋めるように、Ｓｉ単結晶基板１３１上にW等の導電性材料からなる導電性材料層１３７を堆積する。更に、導電性材料層１３７上に、ＩＴＯ層等の導電性材料層１３８を同じくスパッタリング法により形成する（図１４（ｂ））。

【０１４２】次に、図１３（ｅ）の工程と同様に、背面に厚さ０．４μｍのＡｌ層１４２をコートしたパイレックスガラス基板（厚さ１mm）１４１を、導電性材料層１３７、１３８を介するようにＳｉ単結晶基板１３１に接着する（図１４（ｃ））。

【０１４３】次に、図１３（ｆ）の工程と同様に、ガラス基板１４１背面のＡｌ層１４２とＳｉ単結晶基板１３１とをエッチング除去する。この様にして、ピラミッド形状の導電性凸部１５２を覆うSiO_2熱酸化絶縁層１５１を露出させる。

【０１４４】次に、ゲート電極となるW等の導電性材料からなる導電性材料層１５３を、厚さ約０．５μｍとなるように、スパッタリング法により絶縁層１５１上に形成する。その後、フォトレジストの層１５３をスピンコート法により約０．９μｍ程度、即ち値かにピラミッドの先端が隠れる程度の厚さに塗布する（図１４

（ｅ））。

【０１４５】更に、酸素プラズマによるドライエッチングを行い、ピラミッド先端部が０．７μｍほど現れるように、レジスト層１５４をエッチング除去する（図１４（ｆ））。その後、反応性イオンエッチングにより、ピラミッド先端部の導電性材料層１５３をエッチングし、開口部１５５を形成する（図１４（ｇ））。

【０１４６】レジスト層１５４を除去した後、NH_4F・ＨＦ混合溶液を用いて、絶縁層１５１を選択的に除去する。この様にして、図１４（ｈ）に示すように、ゲート電極となる導電性材料層１５３の開口部１５５内で、カーボンナノチューブ１３６（図示せず）及び導電性凸部１５２を露出させる。

【０１４７】図１４（ａ）～（ｈ）図示の製造方法により製造された図１２図示の電界放出型冷陰極装置においては、エミッタ１１５の導電性凸部１１８（図１４（ａ）～（ｈ）では符号１５２で指示）は、SiO_2熱酸化絶縁層１５１の形成により尖鋭化された凹部１３５を鋳型として形成されるため、その形状を引継いだ、先端部が尖鋭なピラミッド形状となる。導電性凸部１１８の先端部には、複数のカーボンナノチューブ１２２（図１４では符号１３６で指示）が、部分的に導電性凸部１１８に埋設された状態で支持される。また、エミッタ１１５、即ち導電性凸部１１８及びカーボンナノチューブ１２２の周囲には、ゲート電極１２８が間隔をおいてこれらと対向するようになる。

【０１４８】図１５は本発明の更に別の実施の形態に係る電界放出型冷陰極装置の先端部を示す拡大概略図である。この実施の形態は、カーボンナノチューブに代え、フラーレン１２３を導電性凸部１１８上に配設したことを特徴とする。フラーレン１２３の構造上の特徴及び調製方法は、前述のフラーレン１７と同様である。

【０１４９】図１５図示の構造は図１１（ａ）及び図１２図示の電界放出型冷陰極装置のいずれにも適用することができる。また、これら適用例の製造方法は、図１３（ａ）～（ｆ）及び図１４（ａ）～（ｈ）図示の製造方法を実質的にそのまま利用することができる。即ち、図１３（ｃ）及び図１４（ａ）図示の、凹部１３５の底部にカーボンナノチューブを配置する工程において、カーボンナノチューブに代えてフラーレン１２３を配置するという変更を行なうだけでよい。

【０１５０】図１６は本発明の更に別の実施の形態に係る真空マイクロ装置の一例である平板型画像表示装置を示す断面図である。

【０１５１】図１６図示の表示装置は、図１２図示の電界放出型冷陰極装置を利用して形成される。図１６図示の如く、ゲート電極１２８を構成する複数のゲートラインが紙面に直角な方向に配列され、カソード配線層１１６を構成する複数のカソードラインが紙面に平行な方向に配列される。各画素に対応して、複数のエミッタ１１５からなるエミッタ群がカソードライン上に配設される。

【０１５２】ガラス製の支持基板１１２と対向するようにガラス製の対向基板１７２が配設され、両基板１１２、１７２間に真空放電空間１７３が形成される。両基板１１２、１７２間の間隔は、周辺のフレーム及びスペーサ１７４により維持される。支持基板１１２と対向する対向基板１７２の面上には、透明な共通電極即ちアノード電極１７６と、蛍光体層１７８とが配設される。

【０１５３】この平板型画像表示装置においては、ゲートラインとカソードラインとを介して各画素におけるゲート電極１２８とエミッタ１１５との間の電圧を任意に設定することにより、画素の点灯及び点滅を選択することができる。即ち、画素の選択は、いわゆるマトリックス駆動により、例えば、ゲートラインを線順次に選択して所定の電位を付与するのに同期して、カソードラインに選択信号である所定の電位を付与することにより行なうことができる。

【０１５４】ある１つのゲートラインとある１つのカソードラインとが選択され、夫々所定の電位が付与された時、そのゲートラインとカソードラインとの交点にあるエミッタ群のみが動作する。エミッタ群より放出された電子は、アノード電極１７６に印加された電圧により引かれ、選択されたエミッタ群に対応した位置の蛍光体層１７８に達してこれを発光させる。

【０１５５】なお、図１６図示の表示装置は、図１２図示の電界放出型冷陰極装置を利用して形成されるが、他の実施の形態、例えばフラーレン１２３からなるエミッタ１１５を有する電界放出型冷陰極装置を利用した場合でも、同様に表示装置を形成することができる。また、これらの電界放出型冷陰極装置を利用して、電力変換装置例えばパワースイッチング装置のような、表示装置以外の真空マイクロ装置を形成することもできる。

【０１５６】以上、本発明を添付の図面に示す実施の形態を参照して述べたが、本発明は、その思想の範囲において、図示の実施の形態以外の種々態様で実施することが可能である。

【０１５７】

【発明の効果】本発明によれば、カーボンナノチューブ或いはフラーレンを用いてエミッタを形成するため、電界放出特性が均一で且つ低電圧駆動が可能で電界放出効率も高い電界放出型冷陰極装置及びその製造方法を提供することができる。また、本発明によれば、高集積化が容易で、生産性に富み、且つ同一形状の尖鋭なエミッタを多数形成可能な電界放出型冷陰極装置及びその製造方法を提供することができる。特に、カーボンナノチューブを用いた場合は、エミッタのアスペクト比を高くすることができる。

【図面の簡単な説明】

【図１】（ａ）、（ｂ）は本発明の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図。

【図２】（ａ）～（ｃ）はカーボンナノチューブ及びフラーレンの詳細を示す図。

【図３】（ａ）、（ｂ）は本発明の別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図。

【図４】（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図。

【図５】（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図。

【図６】（ａ）～（ｄ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図。

【図７】（ａ）、（ｂ）は、夫々、本発明の更に別の実施の形態に係る電界放出型冷陰極装置を示す概略断面図。

【図８】（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図、（ｄ）はその変更例を示す概略断面図。

【図９】（ａ）～（ｃ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を製造工程順に示す概略断面図、（ｄ）はその変更例を示す概略断面図。

【図１０】（ａ）、（ｂ）は、夫々、本発明の更に別の実施の形態に係る真空マイクロ装置の一例である平板型画像表示装置を示す断面図。

【図１１】（ａ）、（ｂ）は本発明の更に別の実施の形態に係る電界放出型冷陰極装置を示す概略断面図とその先端部を示す拡大概略図。

【図１２】本発明の更に別の実施の形態に係る電界放出型冷陰極装置を示す概略断面図。

【図１３】（ａ）～（ｆ）は図１１（ａ）図示の電界放出型冷陰極装置を製造工程順に示す概略断面図。

【図１４】（ａ）～（ｈ）は図１２図示の電界放出型冷陰極装置を製造工程順に示す概略断面図。

【図１５】本発明の更に別の実施の形態に係る電界放出型冷陰極装置の先端部を示す拡大概略図。

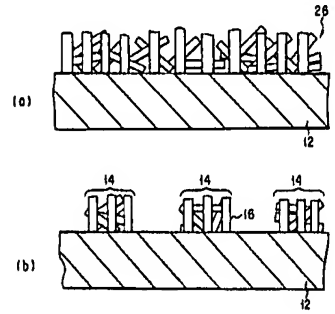
【図１６】本発明の更に別の実施の形態に係る真空マイクロ装置の一例である平板型画像表示装置を示す断面図。

【図１７】（ａ）～（ｃ）は従来の電界放出型冷陰極装置を製造工程順に示す概略断面図。

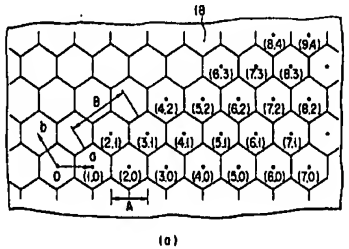
【符号の説明】

１２…支持基板
１４…エミッタ
１６…カーボンチューブ
１７…フラーレン
１８…グラファイトシート
２２…グラファイトシート
２６…カーボンナノチューブ層
２８…カソード配線層
３２…充填層
３４…導電性材料層
４２…カソード電極（収集部材）
４４…合成樹脂層
４６…導電性材料層
５２…絶縁層
５４…ゲート電極
６２…絶縁層
７２…対向基板
７３…真空放電空間
７４…スペーサ
７６…アノード電極
７８…蛍光体層
８２…アノード電極
１１２…支持基板
１１４…カソード配線層
１１５…エミッタ
１１６…導電性材料層
１１８…導電性凸部
１２２…カーボンナノチューブ
１２３…フラーレン
１２４…充填層
１２６…絶縁層
１２８…ゲート電極
１３１…Ｓｉ単結晶基板（モールド基板）
１３５…凹部
１３６…カーボンナノチューブ
１３７、１３８…導電性材料層
１４１…ガラス基板
１５１…酸化絶縁膜
１５３…導電性材料層
１５４…レジスト層
１５５…開口部
１７２…対向基板
１７３…真空放電空間
１７４…スペーサ
１７６…アノード電極
１７８…蛍光体層

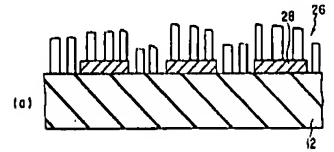
【図１】



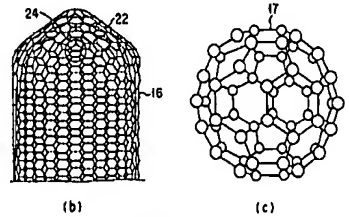
【図２】



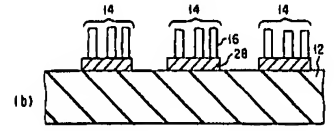
【図３】

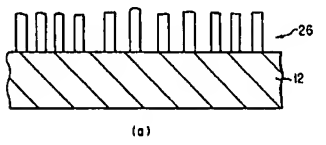


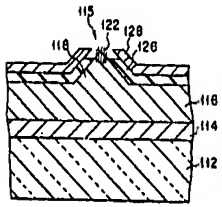
【図４】



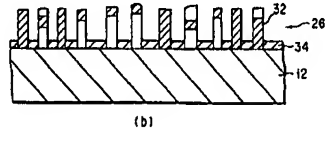
【図１２】

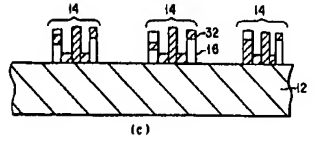




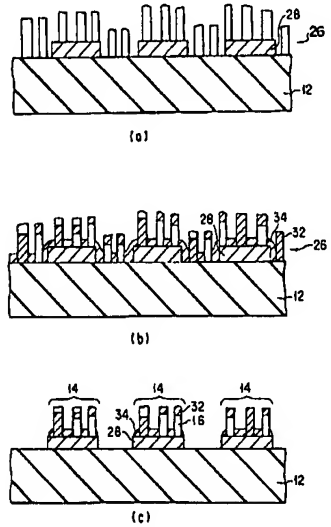


【図１５】

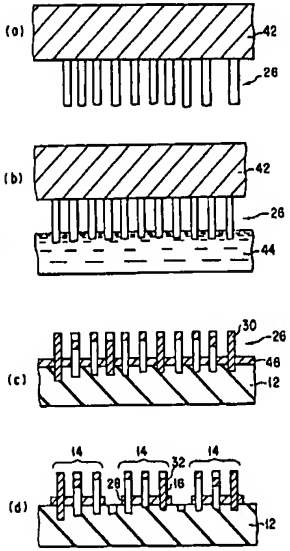




【図５】



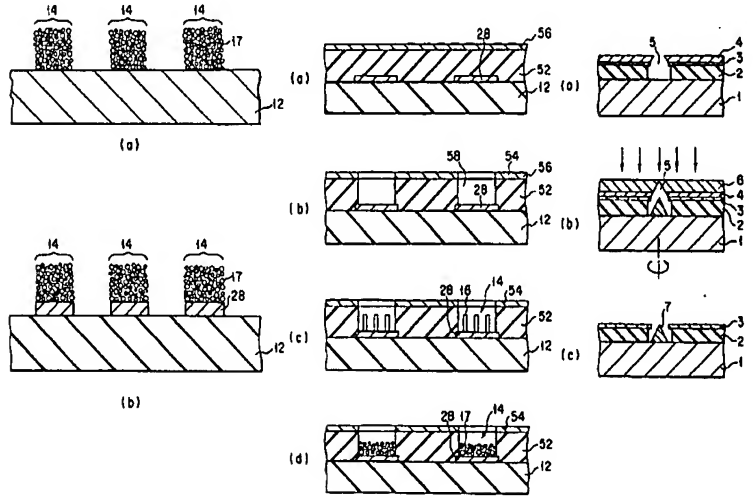
【図６】



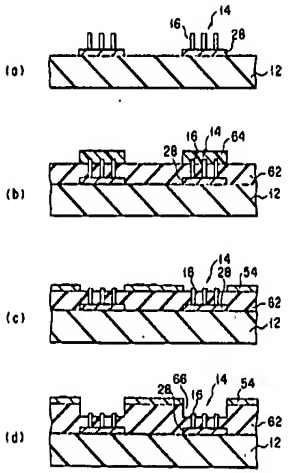
【図７】

【図８】

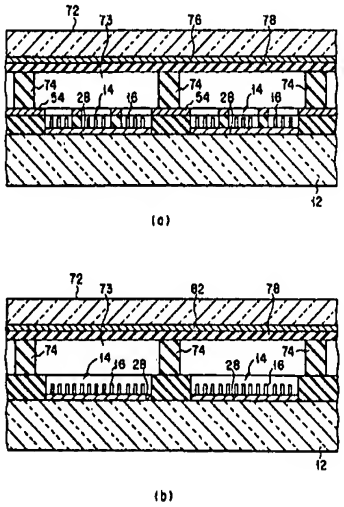
【図１７】



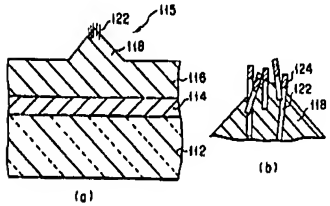
【図９】



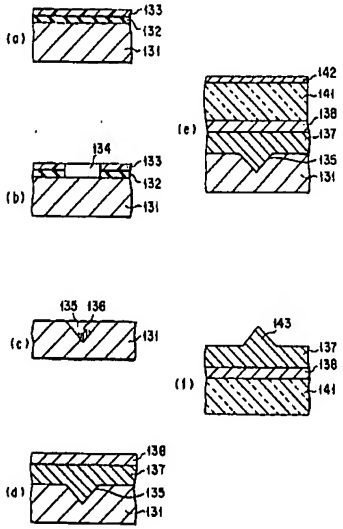
【図１０】



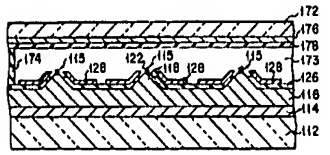
【図１１】



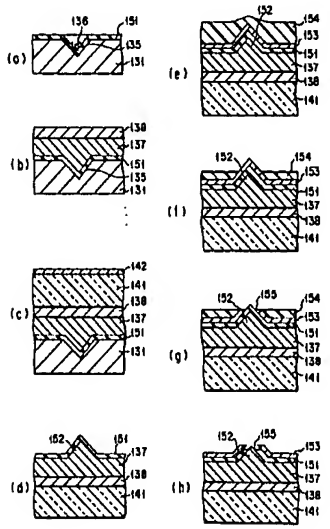
【図１３】



【図１６】



【図１４】



US006097138A

United States Patent [19]

Nakamoto

[11] Patent Number: 6,097,138

[45] Date of Patent: Aug. 1, 2000

[54] FIELD EMISSION COLD-CATHODE DEVICE

[75] Inventor: Musayuki Nakamoto, Chigasaki, Japan

[73] Assignee: Kabushiki Kaisha Toshiba, Kawasaki, Japan

[21] Appl. No.: 08/933,039

[22] Filed: Sep. 18, 1997

[30] Foreign Application Priority Data

Sep. 18, 1996 [JP] Japan 8-246436
Sep. 18, 1996 [JP] Japan 8-246440

[51] Int. Cl.[7] H01J 1/30

[52] U.S. Cl. 313/309; 313/311; 313/497; 313/336; 313/351

[58] Field of Search ..... 313/495, 496, 313/497, 309, 336, 351, 346 R

[56] References Cited

U.S. PATENT DOCUMENTS

5,747,926	5/1998	Nakamoto et al.	313/336 X
5,773,921	6/1998	Keesmann et al.	313/309
5,786,656	7/1998	Hasegawa et al.	313/336 X
5,818,153	10/1998	Allen	313/336 X
5,831,378	11/1998	Rolfson et al.	313/336
5,973,444	10/1999	Xu et al.	313/309

OTHER PUBLICATIONS

C.A. Spindt , et al., "Physical Properties of Thin-Film Field Emission Cathodes with Molybdenum Cones", Journal of Applied Physics, vol. 47, No. 12, Dec. 1976, pp. 5248–5263.

Sumio Iijima, "Helical Microtubules of Graphitic Carbon", Nature, vol. 354, Nov. 7, 1991, pp. 56–58.

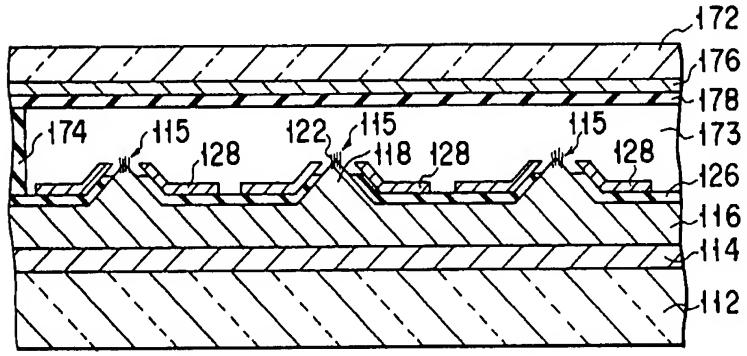
T.W. Ebbesen, et al., "Large-Scale Synthesis of Carbon Nanotubes", Nature, vol. 358, Jul. 16, 1992, pp. 220–222.

Primary Examiner—Ashok Patel
Attorney, Agent, or Firm—Oblon, Spivak, McClelland, Maier & Neustadt, P.C.

[57] ABSTRACT

A field emission cold-cathode device includes a support member and a plurality of emitters formed on said support member to emit electrons. Each emitter is made up of a plurality of carbon nanotubes basically constituted by an array of 6-membered rings of carbon. 70% or more of all of the carbon nanotubes have diameters of 30 nm or less. An aspect ratio representing the ratio of the height to the bottom diameter of the carbon nanotube forming the emitter is set at from 3 to 1×10^3. The period of the 6-membered rings of carbon in the carbon nanotube is a multiple of 0.426 nm or 0.738 nm.

21 Claims, 13 Drawing Sheets



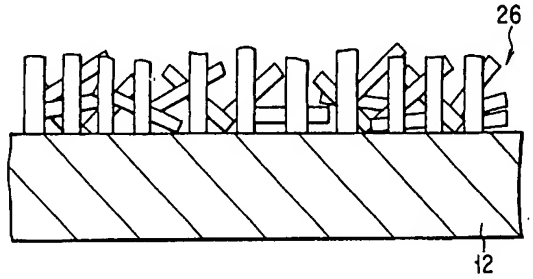


FIG. 1A

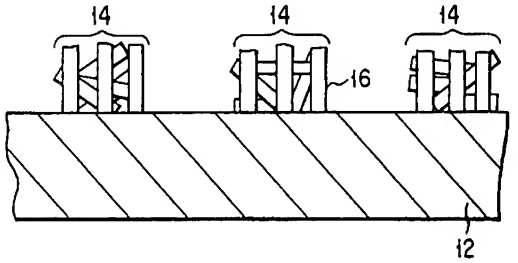


FIG. 1B

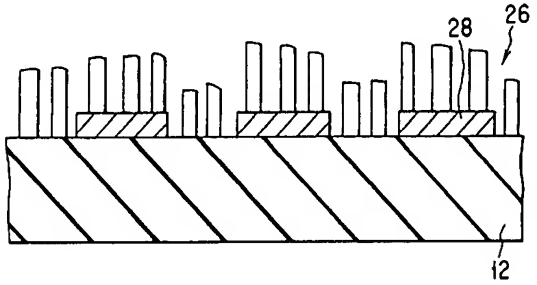


FIG. 3A

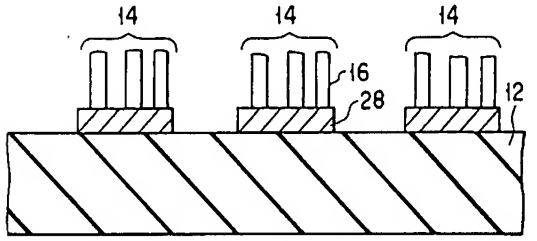


FIG. 3B

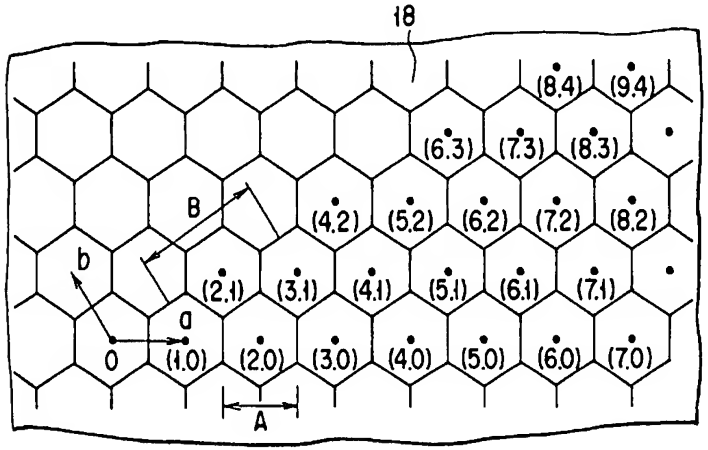


FIG. 2A

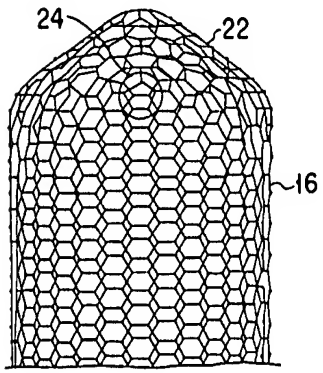


FIG. 2B

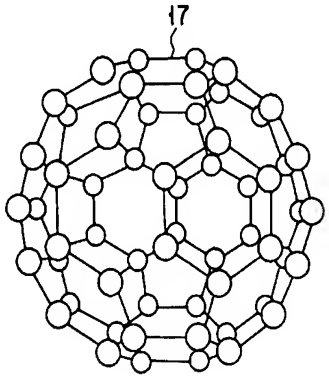


FIG. 2C

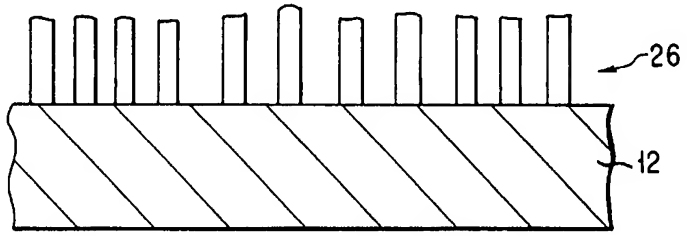


FIG. 4A

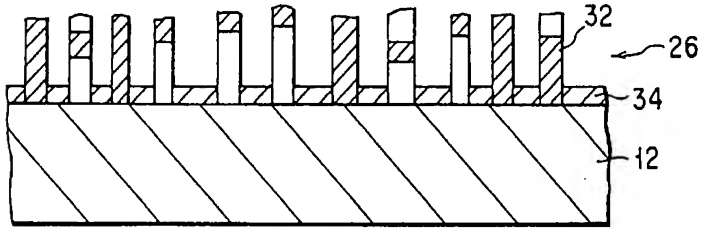


FIG. 4B

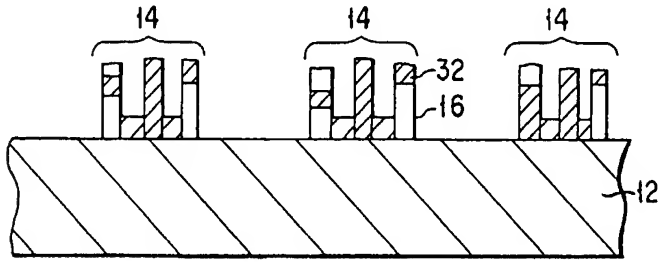


FIG. 4C

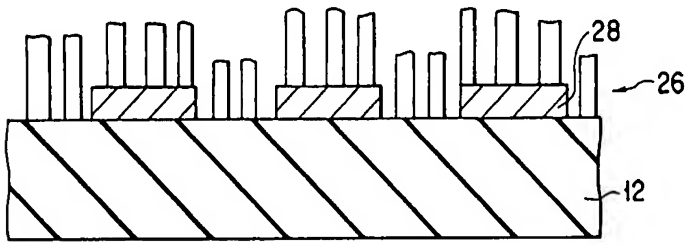


FIG. 5A

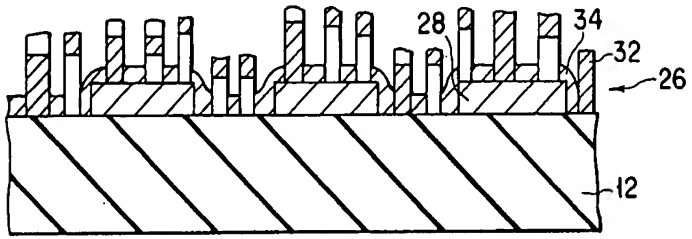


FIG. 5B

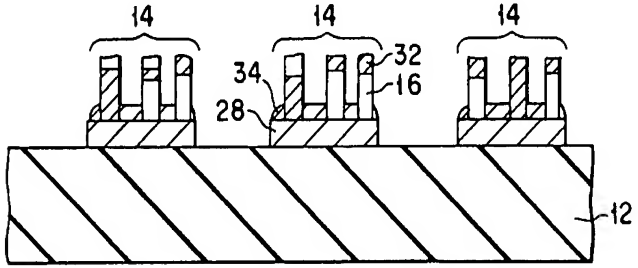


FIG. 5C

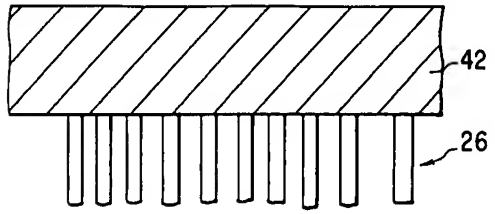


FIG. 6A

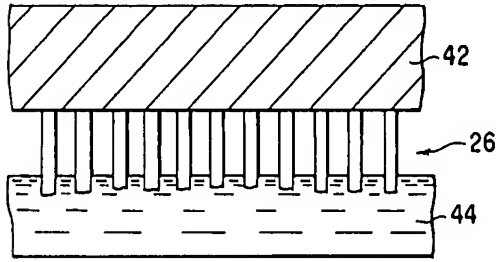


FIG. 6B

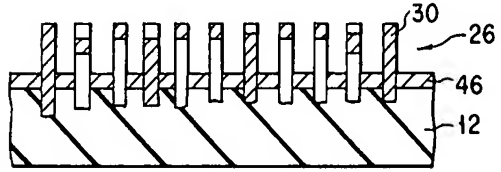


FIG. 6C

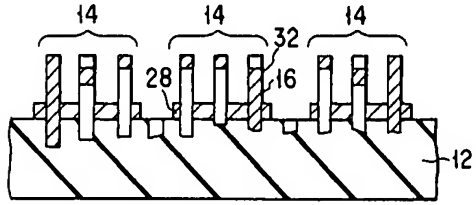


FIG. 6D

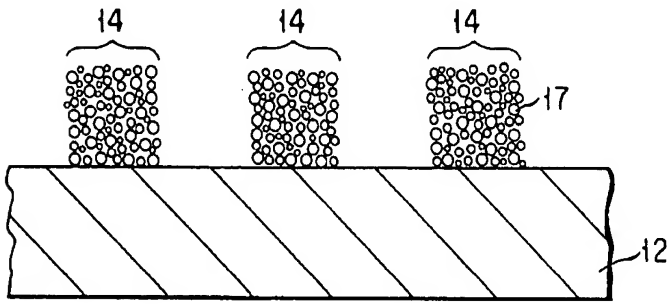


FIG. 7A

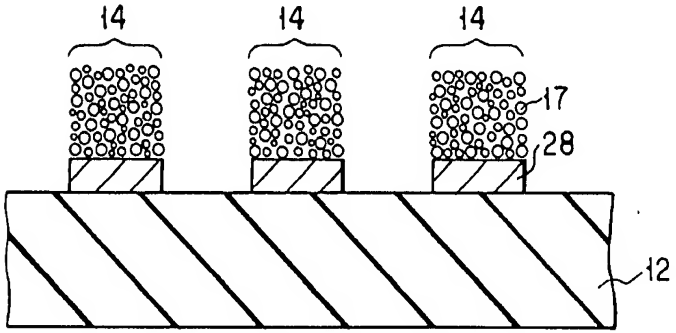


FIG. 7B

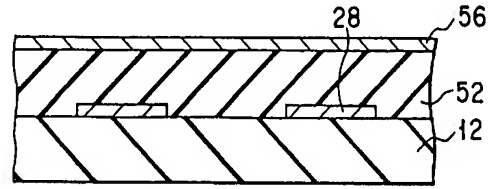


FIG. 8A

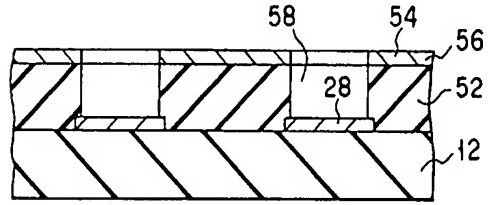


FIG. 8B

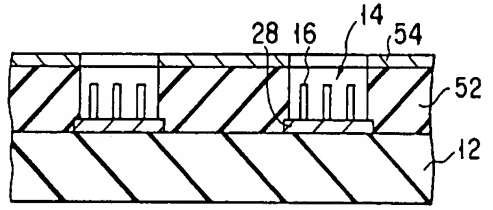


FIG. 8C

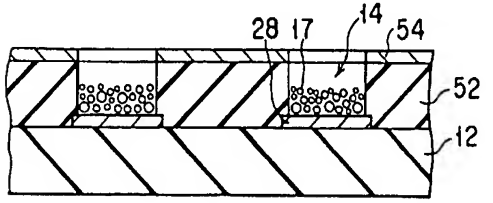


FIG. 8D

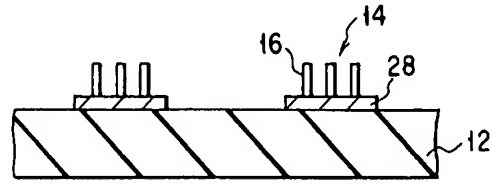


FIG. 9A

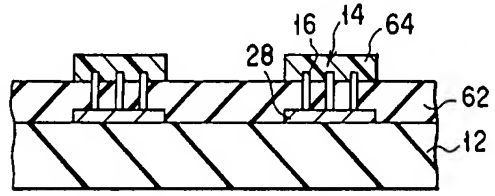


FIG. 9B

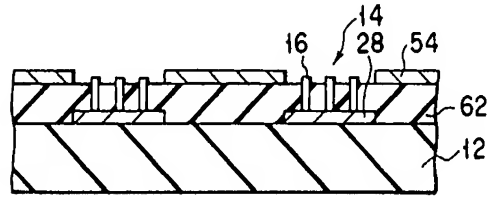


FIG. 9C

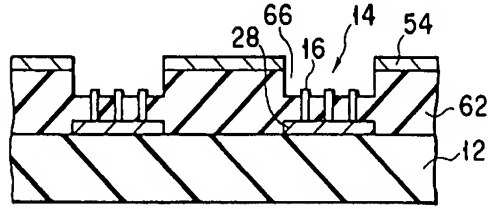


FIG. 9D

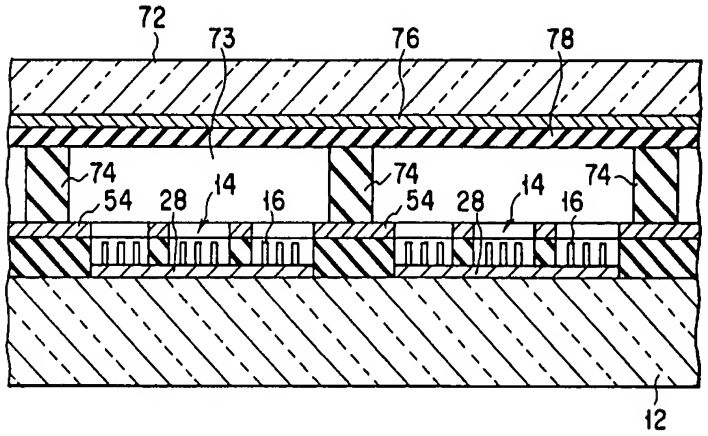


FIG. 10A

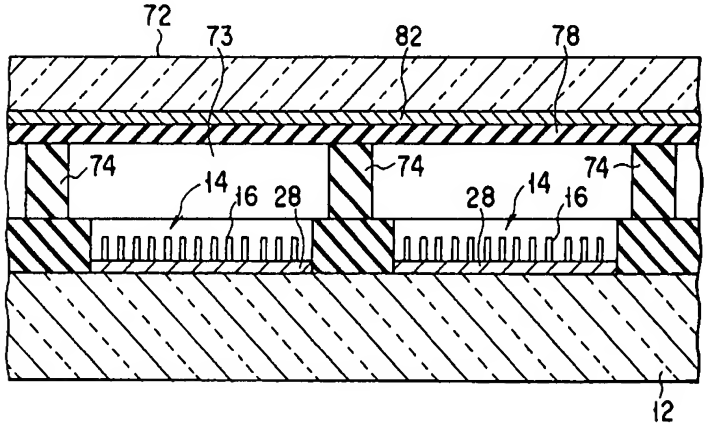


FIG. 10B

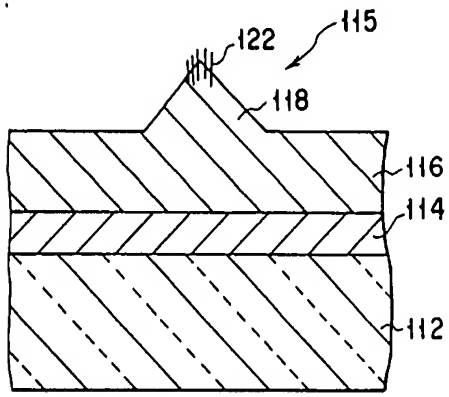


FIG. 11A

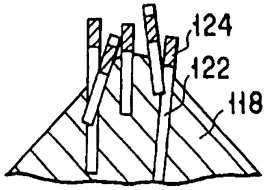


FIG. 11B

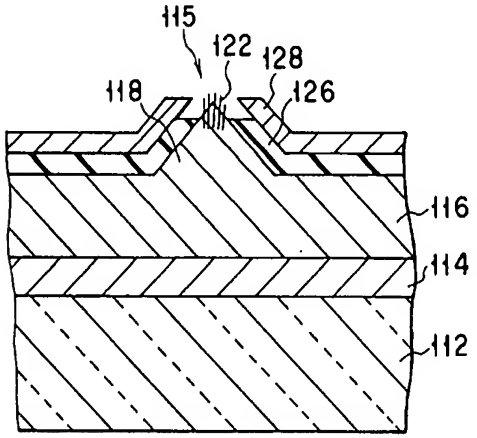


FIG. 12

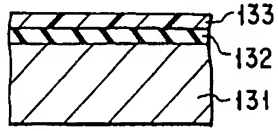


FIG. 13A

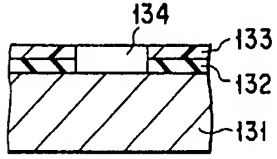


FIG. 13B

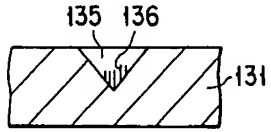


FIG. 13C

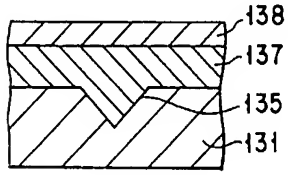


FIG. 13D

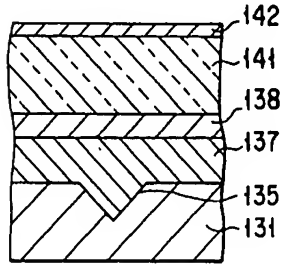


FIG. 13E

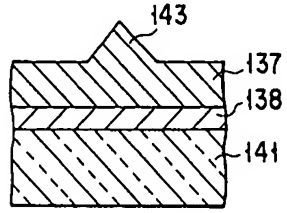


FIG. 13F

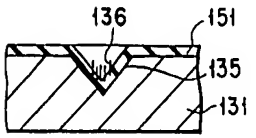


FIG. 14A

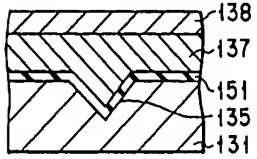


FIG. 14B

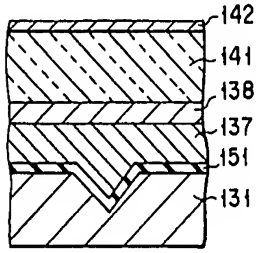


FIG. 14C

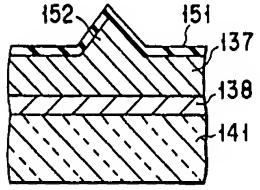


FIG. 14D

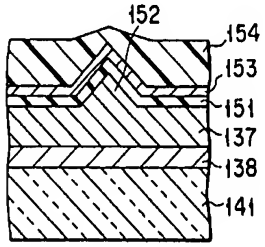


FIG. 14E

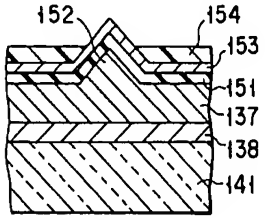


FIG. 14F

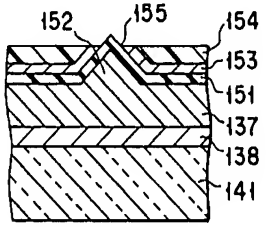


FIG. 14G

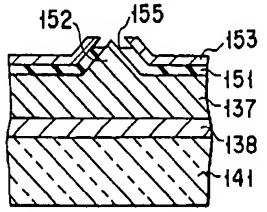


FIG. 14H

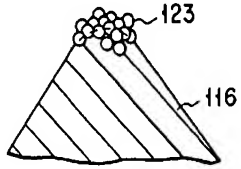


FIG. 15

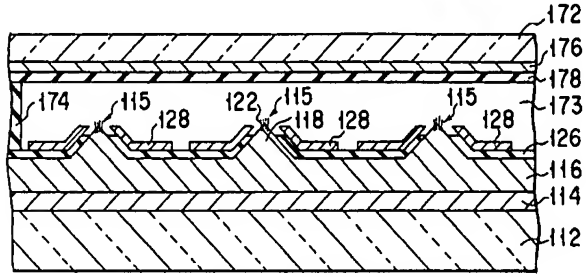


FIG. 16

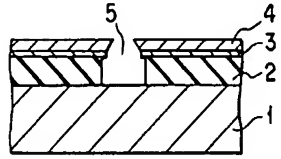


FIG. 17A
PRIOR ART

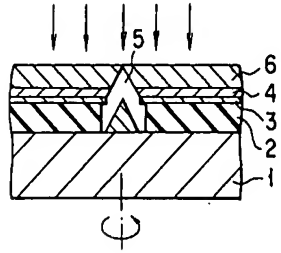


FIG. 17B
PRIOR ART

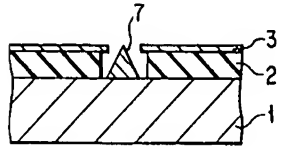


FIG. 17C
PRIOR ART

FIELD EMISSION COLD-CATHODE DEVICE

BACKGROUND OF THE INVENTION

The present invention relates to a field emission cold-cathode device, a method of manufacturing the cold-cathode device, and a vacuum micro device using the cold-cathode device.

Recently, field emission cold-cathode devices using semiconductor processing technologies are being actively developed. As one representative example, a device described by C. A. Spindt et al. in Journal of Applied Physics, Vol. 47, 5248 (1976) is known. This field emission cold-cathode device is manufactured by forming an SiO_2 layer and a gate electrode layer on an Si single-crystal substrate, forming therein a hole having a diameter of about 1.5 μm, and forming a conical emitter for performing field emission in this hole by vapor deposition. A practical manufacturing method of this device will be described below with reference to FIGS. 17A to 17C.

First, an SiO_2 layer 2 as an insulating layer is formed on an Si single-crystal substrate 1 by a deposition method such as CVD. Subsequently, an Mo layer 3 as a gate electrode layer and an Al layer 4 to be used as a sacrificial layer are formed on the SiO_2 layer 2 by, e.g., sputtering. A hole 5 having a diameter of about 1.5 μm is then formed in the layers 2, 3, and 4 by etching (FIG. 17A).

Subsequently, a conical emitter 7 for performing field emission is formed in the hole 5 by vapor deposition (FIG. 17B). The formation of this emitter 7 is done by vertically depositing a metal such as Mo as the material of the emitter onto the rotating substrate 1 in a vacuum. During the deposition, a pinhole diameter corresponding to the aperture of the hole 5 decreases as an Mo layer 6 is deposited on the Al layer, and finally becomes 0. Therefore, the diameter of the emitter 7 deposited in the hole 5 through the pinhole also gradually decreases to form a conical shape. The excess Mo layer 6 deposited on the Al layer 4 is removed later (FIG. 17C).

Unfortunately, the above manufacturing method and the field emission cold-cathode device manufactured by the method have the following problems.

First, the emitter is formed by a rotational deposition method in which the diameter of the pinhole corresponding to the aperture of the hole 5 gradually decreases. For this reason, the height of the emitter and the shape of the tip of the emitter vary, and this degrades the uniformity of field emission. Additionally, the reproducibility of the shape and the yield are low. This extremely increases the production cost in manufacturing a large number of field emission cold-cathode devices having uniform characteristics on a single substrate.

Further, since the tip of the emitter necessary to improve the field emission efficiency is lacking sharpness, the driving voltage is increased. This poses problems such as a reduction in the field emission efficiency and an increase in the consumption power. When a high driving voltage is used, the shape of the emitter tip readily changes under the influence of a residual gas ionized by this voltage. This also raises problems in terms of reliability and service life.

Furthermore, since the SiO_2 insulating layer is formed to be thick by CVD, it is impossible to accurately control the gate-to-emitter distance which has a large influence on the field emission efficiency. This degrades the uniformity of field emission and produces variations. Also, the shorter the gate-to-emitter distance, the lower the voltage by which the element can be driven. However, it is difficult to bring the gate and the emitter close to each other with a high controllability.

Moreover, because of the properties of the manufacturing method, the ratio of the height to the base length of the emitter, i.e., the aspect ratio of the emitter is difficult to increase to 2 or more. As the aspect ratio of the emitter rises, an electric field is more concentrated to the tip of the emitter. For this reason, a high aspect ratio has a great effect of decreasing the driving voltage and the consumption power. One reason for which the aspect ratio of the emitter cannot be raised is that the aperture is gradually closed in controlling the emitter height as described previously. Another reason is that the emitter base length is almost the same as the diameter of a mask used in stepper exposure, so a base length smaller than the stepper exposure limit cannot be formed. Since this stepper exposure limit imposes limitations on the emitter base length, it brings about another problem in increasing the degree of integration of the emitters.

BRIEF SUMMARY OF THE INVENTION

The present invention has been made to solve the above problems, and one of its objects is to provide a field emission cold-cathode device having uniform field emission characteristics, capable of being driven with a low voltage, and also having a high field emission efficiency, and a method of manufacturing the same.

It is another object of the present invention to provide a field emission cold-cathode device which is readily highly integrated and has a high productivity, and by which a large number of sharp emitters having the same shape can be formed, and a method of manufacturing the same.

It is still another object of the present invention to provide a vacuum micro device using the field emission cold-cathode device having the excellent characteristics as described above.

According to a first aspect of the present invention, there is provided a field emission cold-cathode device comprising a support member and an emitter arranged on the support member to emit electrons, wherein the emitter comprises a fullerene or a carbon nanotube.

According to a second aspect of the present invention, there is provided a vacuum micro device comprising:

a support member;

an emitter formed on the support member to emit electrons, the emitter comprising a fullerene or a carbon nanotube;

a surrounding member for forming, together with the support member, a vacuum discharge space surrounding the emitter; and

an extracting electrode formed to be spaced apart from the emitter, the emitter emitting electrons due to a potential difference between the emitter and the extracting electrode.

According to a third aspect of the present invention, there is provided a method of manufacturing a field emission cold-cathode device comprising a support member and a plurality of emitters formed on the support member to emit electrons, comprising the steps of:

arranging a collecting member in a vacuum processing chamber;

setting an inert gas vacuum atmosphere in the vacuum processing chamber;

sublimating carbon in the vacuum processing chamber;

forming carbon nanotubes by depositing the carbon on the collecting member; and

transferring the carbon nanotubes from the collecting member onto the support member and forming the emitters comprising the carbon nanotubes.

According to a fourth aspect of the present invention, there is provided a method of manufacturing a field emission cold-cathode device comprising a support member and a plurality of emitters formed on the support member to emit electrons, comprising the steps of:

arranging the support member in a vacuum processing chamber;

setting an inert gas vacuum atmosphere in the vacuum processing chamber;

sublimating carbon in the vacuum processing chamber; and

depositing the carbon as carbon nanotubes on the support member, thereby forming the emitters comprising the carbon nanotubes.

According to a fifth aspect of the present invention, there is provided a method of manufacturing a field emission cold-cathode device comprising a support member and an emitter formed on the support member to emit electrons, comprising the steps of:

forming a recess having a pointed bottom in a mold member;

arranging a fullerene or a carbon nanotube in the recess;

forming a conductive projection by filling a conductive material in the recess;

adhering the support member to the mold member so as to sandwich the conductive projection therebetween; and

removing the mold member to expose the emitter comprising the conductive projection and the fullerene or carbon nanotube on the support member.

BRIEF DESCRIPTION OF THE SEVERAL VIEWS OF THE DRAWING

FIGS. 1A and 1B are schematic sectional views showing a field emission cold-cathode device according to an embodiment of the present invention in order of manufacturing steps;

FIGS. 2A to 2C are views showing details of a carbon nanotube and a fullerene;

FIGS. 3A and 3B are schematic sectional views showing a field emission cold-cathode device according to another embodiment of the present invention in order of manufacturing steps;

FIGS. 4A to 4C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps;

FIGS. 5A to 5C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps;

FIGS. 6A to 6D are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps;

FIGS. 7A and 7B are schematic sectional views each showing a field emission cold-cathode device according to still another embodiment of the present invention;

FIGS. 8A to 8C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps, and

FIG. 8D is a schematic sectional view showing a modification of the embodiment in FIGS. 8A to 8C;

FIGS. 9A to 9C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps, and

FIG. 9D is a schematic sectional view showing a modification of the embodiment in FIGS. 9A to 9C;

FIGS. 10A and 10B are enlarged schematic views each showing a flat image display device as an example of a vacuum micro device according to still another embodiment of the present invention;

FIGS. 11A and 11B are a schematic sectional view showing a field emission cold-cathode device according to still another embodiment of the present invention, and an enlarged schematic view showing the tip of the device, respectively;

FIG. 12 is a schematic sectional view showing a field emission cold-cathode device according to still another embodiment of the present invention;

FIGS. 13A to 13F are schematic sectional views showing the field emission cold-cathode device shown in FIG. 1A in order of manufacturing steps;

FIGS. 14A to 14H are schematic sectional views showing the field emission cold-cathode device shown in FIG. 12 in order of manufacturing steps;

FIG. 15 is an enlarged schematic view showing the tip of a field emission cold-cathode device according to still another embodiment of the present invention;

FIG. 16 is a sectional view showing a flat image display device as an example of a vacuum micro device according to still another embodiment of the present invention; and

FIGS. 17A to 17C are schematic sectional views showing a conventional field emission cold-cathode device in order of manufacturing steps.

DETAILED DESCRIPTION OF THE INVENTION

The present invention will be described in detail below with reference to embodiments shown in the accompanying drawings. In the following embodiments, the same reference numerals denote corresponding parts, and a repetitive description will be made only where necessary.

FIGS. 1A and 1B are schematic sectional views showing a field emission cold-cathode device according to an embodiment of the present invention in order of manufacturing steps.

As shown in FIG. 1B, the field emission cold-cathode device according to this embodiment has a support substrate 12 and emitters 14 formed on the support substrate 12 to emit electrons. Either a plurality of emitters 14 or one emitter 14 is formed on the support substrate 12 in accordance with the application purpose of the field emission cold-cathode device.

When the support substrate 12 also serves as a cathode interconnecting layer, the support substrate 12 is basically made of a conductive material such as Mo, Ta, W, Cr, Ni, Cu, carbon, or a semiconductor such as impurity-doped Si. When a cathode interconnecting layer is separately formed, the support substrate 12 is basically made of an insulating material such as glass, quartz, or a synthetic resin, or from a semiconductor material such as Si.

Each emitter 14 is made up of a plurality of carbon nanotubes 16 basically constituted by an array of 6-membered rings of carbon. As shown in FIGS. 1A and 1B, the carbon nanotubes 16 normally exist like fallen trees overlapping each other on the support substrate 12. However, for the sake of simplicity, the carbon nanotubes 16 rise nearly vertically in the following drawings. Each emitter 14 can also be made up of one carbon nanotube 16. 70% or more of all of the carbon nanotubes 16 have diameters of 30 nm or less. An aspect ratio which represents the ratio of the height to the bottom diameter of the carbon nanotube 16 forming the emitter 14 is set to be 3 or more to 1×10^6 or less, preferably 3 or more to 1×10^3 or less.

The carbon nanotube 16 is formed by winding a graphite sheet 18, having a molecular structure basically constituted by an array of 6-membered rings of carbon as shown in FIG. 2A, into a cylindrical shape as shown in FIG. 2B. The graphite sheet 18 shows the properties of a metal when wound in the direction of a period B (this period is 0.426 nm) of the 6-membered rings. Also, even when wound in the direction of a period A (this period is 0.246 nm) of the 6-membered rings, the graphite sheet 18 exhibits the semiconductive properties with a narrow forbidden band if it is wound such that lattice points at 3×(1, 0), e.g., (3, 0), (6, 0), and (9, 0) are connected. Accordingly, the period of the 6-membered rings of carbon in the carbon nanotube 16 is a multiple of 0.426 nm in the period B direction or a multiple of 0.738 nm (=0.246 nm×3) in the period A direction.

Note that the end portion of the carbon nanotube 16 is either closed as shown in FIG. 2B or left open in the form of a cylinder without being closed. A graphite sheet 22 which closes the end portion of the carbon nanotube 16 has a structure in which 5-membered rings and/or 7-membered rings of carbon interpose in an array of 6-membered rings of carbon. For example, a 5-membered ring of carbon interposes in a portion 24 in FIG. 2B. This is so because the end portion cannot be closed only with a 6-membered ring of carbon.

Two examples of methods of manufacturing the field emission cold-cathode device according to this embodiment will be described below.

In the first example of the manufacturing methods, a pair of graphite electrodes each having a diameter of 6.5 to 20 nm are prepared and placed as an anode electrode (carbon source) and a cathode electrode (collecting member) in a vacuum processing chamber. The vacuum processing chamber is then evacuated, and an inert gas such as He or Ar is introduced into the vacuum processing chamber to set an inert gas atmosphere of 20 Torr to 500 Torr, and preferably about 500 Torr in the vacuum processing chamber.

Subsequently, a DC voltage of 10V to 20V is applied between the anode and cathode electrodes to generate arc discharge so that the current is about 100 A. In this way, carbon in the anode electrode is sublimated and deposited on the cathode electrode to form carbon nanotubes. The carbon deposition conditions are so adjusted that the carbon nanotubes are basically constituted by an array of 6-membered rings of carbon and the period of the 6-membered rings is a multiple of 0.426 nm or 0.738 nm.

By adjusting the gas pressure or the voltage at which arc discharge is generated as described above, the diameters of the carbon nanotubes can be decreased to 30 nm or less. The shapes of the formed carbon nanotubes vary in accordance with the process conditions and the like. However, particularly no problem arose in characteristics when carbon nanotubes having a diameter of 30 nm or less accounted for 70% or more of all of the carbon nanotubes.

Subsequently, the cathode electrode is dipped into ethanol, and ultrasonic waves are applied to separate the carbon nanotubes from the cathode electrode and disperse the carbon nanotubes in ethanol. The carbon nanotubes are then removed from ethanol by a ceramic filter or filter paper and dried. Note that after being separated, the carbon nanotubes can also be purified and classified so as to meet the use conditions.

Subsequently, the carbon nanotubes are supplied onto the support substrate 12 by a method of, e.g., coating, contact bonding, or burying, thereby forming a carbon nanotube layer 26 (FIG. 1A). As the material of the support substrate, it is possible to use polymethylmethacrylate, Teflon, polytetrafluoroethylene, polycarbonate, amorphous polyolefin, an acryl-series resin, or an epoxy-series resin.

Subsequently, a resist is coated, and the carbon nanotube layer 26 is patterned by lithography in accordance with the layout of the emitters 14. In this manner, the emitters 14 made up of a plurality of carbon nanotubes 16 are formed on the support substrate 12 (FIG. 1B).

In the above first example of the manufacturing methods, an AC voltage, instead of a DC voltage, can also be applied between the pair of graphite electrodes. Furthermore, the carbon nanotubes can be used together with the cathode electrode (collecting member), without being separated from the cathode electrode (collecting member), in the field emission cold-cathode device.

In the second example of the manufacturing methods, a graphite rod having a diameter of 6.5 nm to 20 nm is placed in a vacuum processing chamber. The support substrate 12 is directly arranged in the vacuum processing chamber. The vacuum processing chamber is then evacuated, and an inert gas such as He or Ar is introduced into the vacuum processing chamber to set an inert gas atmosphere of 20 Torr to 500 Torr, and preferably about 500 Torr in the vacuum processing chamber.

Subsequently, the graphite rod is energized and heated by resistance self-heating. In this way, carbon in the graphite rod is sublimated and deposited on the support substrate 12 to form the carbon nanotube layer 26 (FIG. 1A). The carbon deposition conditions are so set that the carbon nanotubes are basically constituted by an array of 6-membered rings of carbon and the period of the 6-membered rings is a multiple of 0.426 nm or 0.738 nm.

By adjusting the gas pressure or the voltage at which arc discharge is generated as described above, the diameters of the carbon nanotubes can be decreased to 30 nm or less. The shapes of the formed carbon nanotubes vary in accordance with the process conditions and the like. However, particularly no problem arose in characteristics when carbon nanotubes having a diameter of 30 nm or less accounted for 70% or more of all of the carbon nanotubes.

Subsequently, a resist is coated, and the carbon nanotube layer 26 is patterned by lithography in accordance with the layout of the emitters 14. In this manner, the emitters 14 made up of a plurality of carbon nanotubes 16 are formed on the support substrate 12 (FIG. 1B).

As the means for sublimating carbon in the vacuum processing chamber, it is also possible to use an electron beam and laser beam irradiation other than arc discharge and resistance heating used in the first and second examples of the manufacturing methods described above.

FIGS. 3A and 3B are schematic sectional views showing a field emission cold-cathode device according to another embodiment of the present invention in order of manufacturing steps.

As shown in FIG. 3B, the field emission cold-cathode device according to this embodiment differs from the field emission cold-cathode device shown in FIG. 1B in that a cathode interconnecting layer 28 for supplying electrons to emitters 14 is formed on a support substrate 12. The cathode interconnecting layer 28 is basically made of a conductive material such as Mo, Ta, W, Cr, Ni, or Cu. The support substrate 12 is basically made of an insulating material such as glass, quartz, or a synthetic resin, or from a semiconductor material such as Si.

The field emission cold-cathode device shown in FIG. 3B can be manufactured by substantially the same methods as for the field emission cold-cathode device shown in FIG. 1B. However, changes to be described below are added to the first and second examples of the manufacturing methods explained with reference to FIGS. 1A and 1B.

First, in the first example which uses an anode electrode (carbon source) and a cathode electrode (collecting member), the patterned cathode interconnecting layer 28 is formed on the support substrate 12 before carbon nanotubes separated from the cathode electrode (collecting member) are supplied onto the support substrate 12. Thereafter, the carbon nanotubes are supplied onto the support substrate 12 as described earlier, thereby forming a carbon nanotube layer 26 on the support substrate 12 and the cathode interconnecting layer 28 (FIG. 3A). Subsequently, the carbon nanotube layer 26 is patterned by lithography in accordance with the layout of the emitters 14, forming the emitters 14 made up of a plurality of carbon nanotubes 16 on the cathode interconnecting layer 28 (FIG. 3B).

In the second example in which carbon nanotubes are directly deposited on the support substrate 12, the patterned cathode interconnecting layer 28 is formed on the support substrate 12 before the support substrate 12 is placed in a vacuum processing chamber. Thereafter, the support substrate 12 having the cathode interconnecting layer 28 is arranged in the vacuum processing chamber, and an operation is performed as described previously. Consequently, carbon is deposited on the support substrate 12 and the cathode interconnecting layer 28 to form the carbon nanotube layer 26 (FIG. 3A). Subsequently, the carbon nanotube layer 26 is patterned by lithography in accordance with the layout of the emitters 14, forming the emitters 14 made up of a plurality of carbon nanotubes 16 on the cathode interconnecting layer 28 (FIG. 3B).

FIGS. 4A to 4C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps.

As shown in FIG. 4C, the field emission cold-cathode device according to this embodiment differs from the field emission cold-cathode device shown in FIG. 1B in that a conductive filling layer 32 capable of emitting electrons is formed in carbon nanotubes 16. The filling layer 32 is basically made of a conductive material such as Mo, Ta, W, Cr, Ni, Si, LaB_6, AlN, GaN, graphite, or diamond.

The field emission cold-cathode device shown in FIG. 4C can be manufactured by substantially the same methods as for the field emission cold-cathode device shown in FIG. 1B. However, the following changes are added.

First, a carbon nanotube layer 26 is formed on a support substrate 12 as described earlier (FIG. 4A). Subsequently, a conductive material layer 34 is formed on the entire surface of the support substrate 12 by depositing a sublimated conductive material from above or dipping the whole completed structure into a molten conductive material. This formation is so performed that the filling layer 32 is primarily formed in the distal end portions of carbon nanotubes (FIG. 4B). In theory, a conductive material drawn into a tube is readily formed in the center of the tube where the material is energetically most stable. However, the drawing of the conductive material sometimes stops in the middle of a tube due to various conditions such as the existence of a gas in the tube.

Subsequently, patterning is performed by lithography in accordance with the layout of emitters 14, thereby removing portions of the conductive material layer 34 directly contacting the support substrate 12 and forming the emitters 14 made up of a plurality of carbon nanotubes 16 on the support substrate 12 (FIG. 4C). Note that the carbon nanotubes 16 are tightly fixed on the support substrate 12 by the conductive material layer 34. Therefore, it is possible to provide a structure easy to handle and having a high reliability compared to the structure shown in FIG. 1B.

FIGS. 5A to 5C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps.

As shown in FIG. 5C, the field emission cold-cathode device according to this embodiment differs from the field emission cold-cathode device shown in FIG. 3B in that a conductive filling layer 32 capable of emitting electrons is formed in carbon nanotubes 16. The filling layer 32 is basically made of the material described with reference to FIGS. 4A to 4C. Note that the filling layer 32 can also be made of basically the same material as a cathode interconnecting layer 28.

The field emission cold-cathode device shown in FIG. 5C can be manufactured by substantially the same methods as for the field emission cold-cathode device shown in FIG. 3B. However, the following changes are added.

First, a carbon nanotube layer 26 is formed on a support substrate 12 and the cathode interconnecting layer 28 as described previously (FIG. 5A). Subsequently, a conductive material layer 34 is formed on the entire surface of the support substrate 12 by depositing a sublimated conductive material from above or dipping the whole completed structure into a molten conductive material. Consequently, the filling layer 32 is primarily formed in the distal end portions of carbon nanotubes (FIG. 5B). Subsequently, patterning is performed by lithography in accordance with the layout of emitters 14, thereby removing portions of the conductive material layer 34 directly contacting the support substrate 12 and forming the emitters 14 made up of a plurality of carbon nanotubes 16 on the cathode interconnecting layer 28 (FIG. 5C).

Note that in the embodiments shown in FIGS. 4A to 4C and 5A to 5C, it is possible to previously select the material or treat the surface of the support substrate 12 in order to improve the release properties between the surface of the support substrate 12 and the conductive material of the filling layer 32. The filling layer 32 can also be formed during preparation before carbon nanotubes are supplied onto the support substrate 12. If this is the case, the filling layer 32 can be formed in carbon nanotubes by depositing a sublimated conductive material from above onto carbon nanotubes sticking to a collecting member or dipping carbon nanotubes sticking to or separated from a collecting member into a molten conductive material.

The structure (FIG. 5C) having the cathode interconnecting layer 28 and the filling layer 32 can also be formed by a manufacturing method as shown in FIGS. 6A to 6D. The

manufacturing method shown in FIGS. 6A to 6D is an application of the first example of the manufacturing methods, which uses an anode electrode (carbon source) and a cathode electrode (collecting member), and the following changes are made.

First, a carbon nanotube layer **26** is formed by depositing carbon on a cathode electrode (collecting member) **42** as described earlier (FIG. 6A). Subsequently, the carbon nanotube layer **26** sticking to the cathode electrode (collecting member) **42** is pressed against a synthetic resin layer **44** in a molten state (FIG. 6B). As the material of the synthetic resin layer **44**, it is possible to use polymethylmethacrylate, Teflon, polytetrafluoroethylene, polycarbonate, amorphous polyolefin, an acryl-series resin, or an epoxy-series resin.

After the synthetic resin layer **44** is dried to form a support substrate **12**, the cathode electrode (collecting member) **42** is removed from the carbon nanotube layer **26**. That is, the carbon nanotube layer **26** is transferred from the cathode electrode (collecting member) **42** onto the support substrate **12**.

Subsequently, a conductive material layer **46** serving as a cathode interconnecting layer is formed on the support substrate **12** by depositing a sublimated conductive material from above or dipping the whole completed structure into a molten conductive material. Consequently, a filling layer **32** is primarily formed in the distal end portions of carbon nanotubes (FIG. 6C). Subsequently, a resist is coated, and the carbon nanotube layer **26** and the conductive material layer **46** are patterned by lithography in accordance with the layout of emitters **14**. In this manner, the emitters **14** made up of a plurality of carbon nanotubes **16** are formed on a cathode interconnecting layer **28** (FIG. 6D).

As described above, the filling layer **32** and the cathode interconnecting layer **28** are made of the same material in the manufacturing method shown in FIGS. 6A to 6D.

FIGS. 7A and 7B are schematic sectional views each showing a field emission cold-cathode device according to still another embodiment of the present invention. The characteristic feature of these embodiments is that emitters **14** are formed by using fullerenes **17** instead of carbon nanotubes. FIGS. 7A and 7B correspond to the structures shown in FIGS. 1B and 3B, respectively.

A fullerene is an allotrope of carbon like a carbon nanotube and basically the same kind as a carbon nanotube. An extremely long fullerene with a peculiar shape forms a carbon nanotube. As shown in FIG. 2C, the basic shape of a fullerene is C_{60} constituted by 6- and 5-membered rings of carbon, and its diameter is about 0.7 nm. C_{60} has a structure in which sp^2-orbit-mixed carbon atoms are placed on all apexes of a truncated icosahedron (eventually a 32-face body) formed by cutting off all apexes forming twelve pentagonal pyramids of a regular icosahedron.

In addition to C_{60}, higher order fullerenes having more than 60 carbon atoms exist essentially infinitely. Examples are C_{70}, C_{76}, C_{82}, C_{84}, C_{90}, C_{96}, . . . , C_{240}, C_{540}, and C_{720}. Note that a high order fullerene exists under conditions that the fullerene satisfies an Euler's formula F+V=E+2 (F: the number of polygons, V: the number of apexes, E: the number of sides of a polygon) and p=s+12 (p: the number of 5-membered rings, s: the number of 7-membered rings) and is chemically stable as a carbon atom.

Since the interior of a fullerene is hollow, onion type fullerenes in which a number of layers of lower order fullerenes are stacked like an onion in higher order fullerenes exist. These fullerenes are called super fullerenes. The distance between individual layers in a super fullerene is 0.341 nm. For example, a fullerene in which C_{240} enters into C_{540} and C_{60} enters into C_{240} is represented by $C_{60}@C_{240}@C_{540}$. A symbol "@" indicates that a fullerene is an incorporating fullerene in which a molecule or an atom described before this symbol is incorporated.

A fullerene can also incorporate a metal into its hollow interior. Examples of this metal-incorporating fullerene are $La@C_{60}$, $La@C_{76}$, $La@C_{84}$, $La_2@C_{80}$, $Y_2@C_{84}$, and $Sc_3@C_{82}$. Furthermore, a heterofullerene incurporating an element other than carbon, such as N, B, or Si, into its skeleton is being researched.

A fullerene can be prepared by performing, e.g., laser irradiation, arc discharge, or resistance heating for graphite to vaporize carbon, and then by cooling, reacting, and aggregating the vaporized carbon through helium gas to collect the resultant carbon by a collecting member.

The field emission cold-cathode device shown in FIGS. 7A and 7B can be manufactured by applying the manufacturing methods described with reference to FIGS. 1A and 1B and FIGS. 3A and 3B, respectively.

That is, when the first example of the manufacturing methods described above is to be applied, the fullerenes **17** are first separately prepared and collected and are supplied onto a support substrate **12** or onto the support substrate **12** and a cathode interconnecting layer **28** by a method of, e.g., coating, contact bonding, or burying, thereby forming a fullerene layer. When the second example of the above manufacturing methods is to be applied, the support substrate **12** or the support substrate **12** with the cathode interconnecting layer **28** is used as a collecting member to form a fullerene layer on this collecting member. Subsequently, a resist is coated, and the fullerene layer is patterned by lithography in accordance with the layout of emitters **14**. Consequently, the emitters **14** made up of a plurality of fullerenes **17** can be formed on the support substrate **14** or the cathode interconnecting layer **28**.

Additionally, when a conductive material layer **34** is used as shown in FIGS. 4A to 4C and FIGS. 5A to 5C, the fullerenes **17** can be tightly fixed on the support substrate **14** or the cathode interconnecting layer **28**. When the manufacturing method shown in FIGS. 6A to 6D is applied, the fullerenes **17** can be transferred from the collecting member onto the support substrate **14**:

FIGS. 8A to 8C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps.

As shown in FIG. 8C, the field emission cold-cathode device according to this embodiment has extracting electrodes, i.e., gate electrodes **54** formed on a support substrate **12** via an insulating film **52** by using a conductive material such as W, in addition to the structure shown in FIG. 3B. The gate electrode **54** opposes an emitter **14** made up of carbon nanotubes **16** with a gap between them.

The field emission cold-cathode device shown in FIG. 8C can be manufactured by the following method.

First, a patterned cathode interconnecting layer **28** is formed on the support substrate **12**. As described earlier, the cathode interconnecting layer **28** is basically made of a conductive material such as Mo, Ta, W, Cr, Ni, or Cu. The support substrate **12** is basically made of an insulating material such as glass, quartz, or a synthetic resin, or from a semiconductor material such as Si.

Subsequently, the insulating layer **52** made of, e.g., SiO_2 or SiN is formed on the support substrate **12** and the cathode interconnecting layer **28**, and a gate electrode layer **56** made of a conductive material such as W is formed on the insulating layer **52** (FIG. 8A). The insulating layer **52** can be formed by electron-beam deposition, sputtering, or CVD.

Subsequently, the insulating layer **52** and the gate electrode layer **56** are patterned by lithography to form the gate electrodes **54** and gate interconnections such that the cathode interconnecting layer **28** is exposed in recesses **58** surrounded by the gate electrodes **54** (FIG. 8B).

Subsequently, a carbon nanotube layer is formed on the entire major surface of the object being processed, i.e., target object, not only in the recesses **58** but also outside the recesses **58**. The carbon nanotube layer can be formed by supplying previously prepared carbon nanotubes onto the target object by, e.g., coating or printing, or by placing the target object in a vacuum processing chamber and depositing carbon nanotubes directly on the object. The carbon nanotube layer is then patterned by lithography to form the emitters **14** by leaving the carbon nanotubes **16** behind only on the cathode interconnecting layer **28** (FIG. 8C).

In this embodiment, fullerenes **17** can also be used instead of carbon nanotubes. If this is the case, the structure and the manufacturing method are generally similar to those explained with reference to FIGS. 8A to 8C except that the emitters **14** are made up of the fullerenes **17** as shown in FIG. 8D.

FIGS. 9A to 9C are schematic sectional views showing a field emission cold-cathode device according to still another embodiment of the present invention in order of manufacturing steps.

As shown in FIG. 9C, the field emission cold-cathode device according to this embodiment has extracting electrodes, i.e., gate electrodes **54** formed on a support substrate **12** via an insulating film **62** by using a conductive material such as W, similar to the field emission cold-cathode device shown in FIG. 8C. However, this device differs from that shown in FIG. 8C in that carbon nanotubes **16** forming emitters **14** are partially buried in the insulating film **62** and firmly fixed.

The field emission cold-cathode device shown in FIG. 9C can be manufactured by the following method.

First, a patterned cathode interconnecting layer **28** is formed on the support substrate **12**. Subsequently, a carbon nanotube layer is formed on the support substrate **12** and the cathode interconnecting layer **28**. The carbon nanotube layer can be formed by supplying previously prepared carbon nanotubes onto the target object by, e.g., coating or printing, or by placing the target object in a vacuum processing chamber and depositing carbon nanotubes directly on the object. The carbon nanotube layer is then patterned by lithography to form the emitters **14** by leaving the carbon nanotubes **16** behind only on the cathode interconnecting layer **28** (FIG. 9A).

Subsequently, the insulating layer **62** made of, e.g., SiO_2 or SiN is formed on the entire major surface of the target object so that the layer **62** has a thickness by which the tips of the emitters **14** are slightly exposed. The insulating layer **62** can be formed by electron-beam deposition, sputtering, or CVD. The thickness of the insulating film **62** can be controlled during the film formation or can be adjusted by slight etch back after the film formation. For example, when the insulating film **62** is made of SiO_2, buffered hydrofluoric acid can be used in the etching.

Subsequently, a resist layer **64** is formed on the entire major surface of the target object and patterned such that the insulating layer **62** is exposed at portions where the gate electrodes **54** are to be formed (FIG. 9B). A gate electrode layer made of a conductive material such as W is then formed on the entire major surface of the target object. Subsequently, the resist layer **64** is removed by lift-off together with unnecessary portions of the gate electrode layer. Consequently, the gate electrodes **54** and gate interconnections having a predetermined pattern can be left behind on the insulating film **62** (FIG. 9C).

Note that in the step shown in FIG. 9B, the tips of the emitters can be exposed by forming the insulating layer **62** to have a thickness larger than the height of the emitters **14** and forming recesses **66** in portions corresponding to the emitters **14**. The resultant structure is as shown in FIG. 9D. The gate electrode **54** exists above the tip of the emitter **14**, and this arrangement is preferable as an extracting electrode.

In this embodiment, fullerenes **17** can be used instead of carbon nanotubes. If this is the case, the structure and the manufacturing method are generally similar to those explained with reference to FIGS. 9A to 9D except that the emitters **14** are made up of the fullerenes **17**.

FIG. 10A is a sectional view showing a flat image display device as one example of a vacuum micro device according to still another embodiment of the present invention.

The display device shown in FIG. 10A is formed by using the field emission cold-cathode device shown in FIG. 8C. As shown in FIG. 10A, a plurality of gate lines constituting gate electrodes **54** are arranged in a direction parallel to the drawing surface, and a plurality of cathode lines constituting a cathode interconnecting layer **28** are arranged in a direction perpendicular to the drawing surface. Emitter groups each including a plurality of emitters **14** are arranged on the cathode lines in a one-to-one correspondence with pixels.

A glass opposing substrate **72** is so disposed as to oppose a glass support substrate **12**, and vacuum discharge spaces **73** are formed between the two substrates **12** and **72**. The gap between the two substrates **12** and **72** is maintained by peripheral frames and spacers **74**. A transparent common electrode or anode electrode **76** and a phosphor layer **78** are formed on the surface of the opposing substrate **72** which opposes the support substrate **12**.

In this flat image display device, pixels can be selectively turned on or off by setting an arbitrary voltage between the gate electrode **54** and the emitter **14** at each pixel via the gate line and the cathode line. That is, a pixel can be selected by so-called matrix driving, e.g., by selecting a gate line in a line sequential manner and applying a predetermined potential to the line and, in synchronism with this potential application, applying a predetermined potential as a selection signal to a cathode line.

When a certain gate line and a certain cathode line are selected and respective predetermined potentials are applied to these lines, only an emitter group at the intersection between the gate line and the cathode line operates. Electrons emitted from the emitter group are attracted by a voltage applied to the anode electrode **76** and reach the phosphor layer **78** in a position corresponding to the selected emitter group, thereby making the phosphor layer **78** emit light.

Note that as shown in FIG. 10B, a display device can be constructed without using the gate electrodes **54**. The display device shown in FIG. 10B is formed by using the field emission cold-cathode device shown in FIG. 3B.

In this flat image display device, a plurality of anode lines, instead of cathode lines, constituting transparent anode electrodes **82** on the opposing substrate **72** are arranged in the direction parallel to the drawing surface. Accordingly,

pixels can be selectively turned on or off by setting an arbitrary voltage between the anode electrode 82 and the emitter 14 at each pixel via the anode line and the cathode line. When a certain anode line and a certain cathode line are selected and respective predetermined potentials are applied to these lines, only an emitter group at the intersection between the anode line and the cathode line operates.

The display devices shown in FIGS. 10A and 10B are formed by using the field emission cold-cathode devices shown in FIGS. 8C and 3B, respectively. However, a display device can be similarly formed by using another embodiment, e.g., the field emission cold-cathode device having the emitters 14 made up of the fullerenes 17. Further, by using these field emission cold-cathode devices, vacuum micro devices other than display devices, e.g., power converters such as power switching devices can be formed.

FIGS. 11A and 11B are a schematic sectional view showing a field emission cold-cathode device according to still another embodiment of the present invention, and an enlarged schematic view showing the tip of the device, respectively.

The field emission cold-cathode device according to this embodiment has a support substrate 112 and emitters 115 formed on the support substrate 112 via a cathode interconnecting layer 114 to emit electrons. Each emitter 115 has a conductive projection 118 made of a portion of a conductive material layer 116 and a plurality of carbon nanotubes 122 partially buried in the tip of the conductive projection 118. Either a plurality of emitters 115 (only one is shown in the drawing) or one emitter 115 is formed on the support substrate 112 in accordance with the application purpose of the field emission cold-cathode device.

The support substrate 112 is made of an insulating material such as Pyrex glass. The cathode interconnecting layer 114 is basically made of a conductive material such as an ITO layer. The conductive material layer 116 and the conductive projection 118 are basically made of a conductive material such as Mo, Ta, W, Cr, Si, Ni, LaB_6, AlN, GaN, graphite, or diamond. When cathode interconnections are to be formed by using the conductive material layer 116, the cathode interconnecting layer 114 is omitted, and the conductive material layer 116 is directly formed on the support substrate 112.

As described earlier with reference to FIGS. 2A and 2B, the carbon nanotubes 122 are tubes basically constituted by an array of 6-membered rings of carbon. The lengths of the carbon nanotubes 122 are 3 nm to 10 μm, and 70% or more of the carbon nanotubes 122 have diameters of 30 nm or less. The carbon nanotubes 122 need only be so supported as to electrically connect with the conductive projection 118 and are not necessarily partially buried. Note that a plurality of carbon nanotubes 122 are formed on the conductive projection 118 in the drawing. However, one carbon nanotube 122 can also be formed.

The carbon nanotube 122 is usually formed into a hollow cylindrical shape. However, if necessary, a conductive filling layer 124 can be formed in the carbon nanotube 122, particularly in the distal end portion of the tube as shown in the drawing. The filling layer 124 is basically made of a conductive material capable of emitting electrons, e.g., Mo, Ta, W, Cr, Si, Ni, LaB_6, AlN, GaN, graphite, or diamond. The filling layer 124 can be made of the same material as or a material different from the material of the conductive material layer 116 and the conductive projection 118.

The structural features other than those described above and the preparation method of the carbon nanotubes 122 are analogous to those of the carbon nanotubes 16 described previously.

FIGS. 13A to 13F are views showing a method of manufacturing the field emission cold-cathode device shown in FIG. 11A in order of steps.

First, recesses with pointed bottoms are formed in one surface of a substrate made of, e.g., single crystal. As a method of forming recesses like this, the following method of using anisotropic etching of an Si single-crystal substrate can be used.

First, a 0.1-μm thick SiO_2 thermal oxide layer 132 is formed by a dry oxidation method on a p-type (100)-oriented Si single-crystal substrate 131 serving as a mold substrate. Subsequently, the surface of the thermal oxide layer 132 is coated with a resist by spin coating, forming a resist layer 133 (FIG. 13A).

Subsequently, a stepper is used to perform processing steps such as exposure and development so as to obtain a plurality of apertures 134, e.g., square apertures of 1 μm side arranged in a matrix manner, thereby patterning the resist layer 133. The resist layer 133 is then used as a mask to etch the SiO_2 film by using an NH_4F—HF solution mixture (FIG. 13B).

After the resist layer 133 is removed, anisotropic etching is performed by using an aqueous 30-wt % KOH solution, thereby forming a recess 135 having a depth of 0.71 μm in the Si single-crystal substrate 131. Subsequently, the SiO_2 oxide layer is removed by using an NH_4F—HF solution mixture. The recess 135 is formed into an inverse pyramid defined by four inclined surfaces that are (111) planes by being etched with the aqueous KOH solution.

Note that the Si single-crystal substrate 131 in which the recess 135 is formed can also be thermally oxidized by a wet oxidation method to form an SiO_2 thermal oxide insulating layer on the entire surface including the recess 135. When this SiO_2 thermal oxide insulating layer is formed, the tip of a conductive projection to be formed by using the recess 135 as a mold can be more sharpened.

Subsequently, carbon nanotubes 136 are arranged on the bottom of the recess 135 (FIG. 13C). For example, as described earlier, carbon nanotubes deposited by a method using an anode electrode (carbon source) and a cathode electrode (collecting member) are dipped in ethanol, and ultrasonic waves are applied to separate the carbon nanotubes from the cathode electrode and disperse the carbon nanotubes in ethanol. Subsequently, the suspension of this ethanol is supplied into the recess 135 and dried. Consequently, the carbon nanotubes 136 can be arranged on the bottom of the recess 135. Even if carbon nanotubes adhere to a portion outside the recess 135, these carbon nanotubes usually do no harm. If these carbon nanotubes cause any inconvenience, they are removed by an organic solvent after patterning.

As another method of arranging the carbon nanotubes 136 on the bottom of the recess 135, it is also possible to form a graphite electrode near the substrate 131 and deposit carbon nanotubes on the bottom of the recess 135. This method is convenient because carbon nanotubes deposit more easily on the bottom than in the upper portion of the recess.

For the sake of simplicity, the carbon nanotubes 136 are not illustrated in FIGS. 13D to 13F below.

Subsequently, a conductive material layer 137 made of a conductive material such as W is deposited on the Si single-crystal substrate 131 so as to bury the recess 135. The conductive material layer 137 is so formed as to bury the recess 135 and have a uniform thickness, e.g., 2 μm, in a portion other than the recess 135.

During the formation of this conductive material layer 137, the conductive material layer 137 is not completely buried on the bottom on which a plurality of carbon nanotubes are placed. Therefore, after separation from the substrate 131, a state in which the carbon nanotubes partially protrude from the tip of a conductive projection can be obtained.

Furthermore, a conductive material layer 138 made of an ITO layer or Ta is similarly formed by sputtering to have a thickness of, e.g., 1 μm on the conductive material layer 137 (FIG. 13D). Note that this conductive material layer 138 can be omitted depending upon the material of the conductive material layer 137. If this is the case, the conductive material layer 137 also serves as a cathode electrode layer.

Meanwhile, a Pyrex glass substrate (thickness: 1 mm) 141 whose back surface is coated with a 0.4-μm thick Al layer 142 is prepared. As shown in FIG. 13E, the glass substrate 141 and the Si single-crystal substrate 131 are adhered via the conductive material layers 137 and 138. For example, electrostatic adhesion can be used as this adhesion. Electrostatic adhesion helps decrease the weight and thickness of a cold-cathode device.

Subsequently, the Al layer 142 on the back surface of the glass substrate 141 is removed by a mixed acid solution of HNO_3—CH_3COOH—HF. Additionally, the Si single-crystal substrate 131 is etched away by an aqueous ethylenediamine-pyrocatechol-pyrazine solution (ethylenediamine:pyrocatechol:pyrazine:water=75 cc:12 g:3 mg:10 cc). In this manner, the carbon nanotubes 136 (not shown) and a conductive projection 143 are exposed as shown in FIG. 13F.

If it is necessary to form the filling layer 124 (see FIG. 11B) in the carbon nanotubes 136, this filling layer 124 can be formed, after the conductive projection 143 is exposed, by depositing a sublimated conductive material from above the carbon nanotubes 136 or dipping the whole completed structure into a molten conductive material. Alternatively, before the carbon nanotubes 136 are arranged in the recess 135, the filling layer 124 can be formed by depositing a sublimated conductive material from above the carbon nanotubes 136 or dipping the carbon nanotubes 136 into a molten conductive material.

In the field emission cold-cathode device shown in FIG. 11A manufactured by the manufacturing method shown in FIGS. 13A to 13F, the conductive projection 118 (indicated by reference numeral 143 in FIG. 13F) of the emitter 115 is formed by using the recess 135 as a mold and therefore succeeds to the pyramidal shape of the recess 135. A plurality of carbon nanotubes 122 (indicated by reference numeral 136 in FIGS. 13C to 13E) are supported by the tip of the conductive projection 118 while being partially buried in the conductive projection 118.

If it is intended to largely protrude the carbon nanotubes 122 from the tip of the conductive projection 118, an SiO_2 layer is deposited by sputtering on the surface of the recess 135 after carbon nanotubes are arranged in the recess 135. Subsequently, the SiO_2 layer is backed with a conductive layer, the mold substrate is removed, and only the SiO_2 layer is removed by an NH_4F—HF solution mixture. Consequently, the length of the protrusion of the carbon nanotubes 122 from the conductive projection 118 is increased by the amount of the removed SiO_2 layer.

FIG. 12 is a schematic sectional view showing a field emission cold-cathode device according to still another embodiment of the present invention.

The embodiment shown in FIG. 12 differs from the embodiment shown in FIG. 11A in that a gate electrode 128 made of a conductive material such as W is formed on a conductive material layer 116 via an insulating film 126. The gate electrode 128 opposes an emitter 115, i.e., a conductive projection 118 and carbon nanotubes 122 with a gap between them.

FIGS. 14A to 14H are views showing a method of manufacturing the field emission cold-cathode device shown in FIG. 12 in order of steps.

First, as described previously with reference to FIGS. 13A, 13B, and 13C, a recess 135 with an inverse pyramidal shape defined by four inclined surfaces which are (111) planes is formed in a p-type (100)-oriented Si single-crystal substrate 131 as a mold substrate. Subsequently, the Si single-crystal substrate 131 in which the recess 135 is formed is thermally oxidized by a wet oxidation method to form an SiO_2 thermal oxide insulating layer 151 on the entire surface including the recess 135. This insulating layer 151 is so formed as to have a thickness of about 30 nm on the (111) plane of the substrate 131, i.e., on the side surfaces of the recess 135. The thickness of the thermal oxide layer on the (100) plane of Si single crystal agrees with the thickness on the (111) plane within ±10%. Therefore, the thickness of the oxidized insulating layer on the (111) plane can be estimated from the thickness on the (100) plane.

After the insulating layer 151 is formed, carbon nanotubes 136 are arranged on the bottom of the recess 135 as follows (FIG. 14A). For the sake of simplicity, the carbon nanotubes 136 are not illustrated in FIGS. 14B to 14H below.

Subsequently, as in the step shown in FIG. 13D, a conductive material layer 137 made of a conductive material such as W is deposited on the Si single-crystal substrate 131 so as to bury the recess 135. Additionally, a conductive material layer 138 such as an ITO layer is similarly formed by sputtering on the conductive material layer 137 (FIG. 14B).

Subsequently, as in the step shown in FIG. 13E, a Pyrex glass substrate (thickness: 1 mm) 141 whose back surface is coated with a 0.4-μm thick Al layer 142 is adhered to the Si single-crystal substrate 131 via the conductive material layers 137 and 138 (FIG. 14C).

Subsequently, as in the step shown in FIG. 13F, the Al layer 142 on the back surface of the glass substrate 141 and the Si single-crystal substrate 131 are etched away. In this manner, the SiO_2 thermal oxide insulating layer 151 covering a pyramidal conductive projection 152 is exposed.

Subsequently, a conductive material layer 153 serving as a gate electrode and made of a conductive material such as W is formed to have a thickness of about 0.5 μm on the insulating layer 151 by sputtering. Thereafter, a photoresist layer 153 is formed by spin coating so as to have a thickness of about 0.9 μm, i.e., a thickness by which the tip of the pyramid is slightly covered (FIG. 14E).

Furthermore, dry etching is performed by using an oxygen plasma to etch away a resist layer 154 so that the pyramid tip is exposed by about 0.7 μm (FIG. 14F). Thereafter, the conductive material layer 153 at the pyramid tip is etched by reactive ion etching to form an aperture 155 (FIG. 14G).

After the resist layer 154 is removed, the insulating layer 151 is selectively removed by using an NH_4F—HF solution mixture. In this manner, as shown in FIG. 14H, the carbon nanotubes 136 (not shown) and the conductive projection 152 are exposed in the aperture 155 of the conductive material layer 153 serving as a gate electrode.

In the field emission cold-cathode device shown in FIG. 12 manufactured by the manufacturing method shown in

FIGS. 14A to 14H, the conductive projection 118 (indicated by reference numeral 152 in FIGS. 14D to 14H) of the emitter 115 is formed by using the recess 135, which is sharpened by the formation of the SiO_2 thermal oxide insulating layer 151, as a mold and therefore succeeds to the pyramidal shape with a pointed tip of the recess 135. A plurality of carbon nanotubes 122 (indicated by reference numeral 136 in FIG. 14A) are supported by the tip of the conductive projection 118 while being partially buried in the conductive projection 118. The gate electrode 128 opposes the conductive projection 118 and the carbon nanotubes 122 with a gap between them.

FIG. 15 is an enlarged schematic view showing the tip of a field emission cold-cathode device according to still another embodiment of the present invention. The characteristic feature of this embodiment is that fullerenes 123 are arranged in place of carbon nanotubes on a conductive projection 118. The structural features and the manufacturing method of the fullerenes 123 are the same as those of the fullerenes 17 described earlier.

The structure shown in FIG. 15 can be applied to either of the field emission cold-cathode devices shown in FIGS. 11A and 12. Also, as the manufacturing methods of these applications, the manufacturing methods shown in FIGS. 13A to 13F and FIGS. 14A to 14H can be essentially directly used. That is, it is only necessary to arrange the fullerenes 123 instead of carbon nanotubes in the steps shown in FIGS. 13C and 14A in which the carbon nanotubes are arranged on the bottom of the recess 135.

FIG. 16 is a sectional view showing a flat image display device as one example of a vacuum micro device according to still another embodiment of the present invention.

The display device shown in FIG. 16 is formed by using the field emission cold-cathode device shown in FIG. 12. As shown in FIG. 16, a plurality of gate lines constituting gate electrodes 128 are arranged in a direction perpendicular to the drawing surface, and a plurality of cathode lines constituting a cathode interconnecting layer 116 are arranged in a direction parallel to the drawing surface. Emitter groups each including a plurality of emitters 115 are arranged on the cathode lines in a one-to-one correspondence with pixels.

A glass opposing substrate 172 is so disposed as to oppose a glass support substrate 112, and vacuum discharge spaces 173 are formed between the two substrates 112 and 172. The gap between the two substrates 112 and 172 is maintained by peripheral frames and spacers 174. A transparent common electrode or anode electrode 176 and a phosphor layer 178 are formed on the surface of the opposing substrate 172 which opposes the support substrate 112.

In this flat image display device, pixels can be selectively turned on or off by setting an arbitrary voltage between the gate electrode 128 and the emitter 115 at each pixel via the gate line and the cathode line. That is, a pixel can be selected by so-called matrix driving, e.g., by selecting a gate line in a line sequential manner and applying a predetermined potential to the line and, in synchronism with this potential application, applying a predetermined potential as a selection signal to a cathode line.

When a certain gate line and a certain cathode line are selected and respective predetermined potentials are applied to these lines, only an emitter group at the intersection between the gate line and the cathode line operates. Electrons emitted from the emitter group are attracted by a voltage applied to the anode electrode 176 and reach the phosphor layer 178 in a position corresponding to the selected emitter group, thereby making the phosphor layer 178 emit light.

The display device shown in FIG. 16 is formed by using the field emission cold-cathode device shown in FIG. 12. However, a display device can be similarly formed by using another embodiment, e.g., the field emission cold-cathode device having the emitters 115 made up of the fullerenes 123. Further, by using these field emission cold-cathode devices, vacuum micro devices other than display devices, e.g., power converters such as power switching devices can be formed.

In the present invention, emitters are formed by using carbon nanotubes or fullerenes. Therefore, it is possible to provide a field emission cold-cathode device having uniform field emission characteristics, capable of being driven with a low voltage, and also having a high field emission efficiency, and a method of manufacturing the same. The present invention can also provide a field emission cold-cathode device which is readily highly integrated and has a high productivity, and by which a large number of sharp emitters having the same shape can be formed, and a method of manufacturing the same. Especially when carbon nanotubes are used, the aspect ratio of an emitter can be increased.

What is claimed is:

1. A vacuum micro device comprising:

a support member;

an emitter formed on said support member to emit electrons, said emitter comprising a fullerene or a carbon nanotube arranged to cause said emitter to emit electrons with an improved field emission efficiency;

a surrounding member configured to form, together with said support member, a vacuum discharge space surrounding said emitter; and

an extracting electrode formed to be spaced apart from said emitter, said emitter emitting electrons due to a potential difference between said emitter and said extracting electrode,

wherein said carbon nanotube is defined by a cylindrical wall formed by winding a graphite sheet, which essentially includes an array of 6-membered rings of carbon, in a direction in which the 6-membered rings has a period substantially of 0.426 nm or 0.738 nm.

2. A device according to claim 1, wherein said emitter comprises a plurality of fullerenes or carbon nanotubes.

3. A device according to claim 1, further comprising a cathode interconnecting layer formed on said support member, wherein said emitter is formed on said cathode interconnecting layer.

4. A device according to claim 3, wherein said cathode interconnecting layer consists essentially of a material selected from the group consisting of Mo, Ta, W, Cr, Ni, and Cu.

5. A device according to claim 1, wherein said emitter comprises a conductive projection supported by said support member, and said fullerene or carbon nanotube is supported by a tip of said conductive projection.

6. A device according to claim 5, wherein said fullerene or carbon nanotube is partially buried in said conductive projection.

7. A device according to claim 5, wherein said conductive projection consists essentially of a material selected from the group consisting of Mo, Ta, W, Cr, Ni, Si, LaB_6, AlN, GaN, graphite, and diamond.

8. A device according to claim 1, wherein said support member consists essentially of a synthetic resin.

9. A device according to claim 1, wherein said emitter comprises a plurality of carbon nanotubes, and 70% or more of the carbon nanotubes have a diameter of not more than 30 nm.

10. A device according to claim 1, wherein an end portion of said carbon nanotube is closed with a graphite sheet containing 5-, 6-, and 7-membered rings of carbon.

11. A device according to claim 1, wherein an aspect ratio representing a ratio of a height to a bottom diameter of said carbon nanotube forming said emitter is not less than 3 and not more than 1×10^6.

12. A device according to claim 11, wherein the aspect ratio is not less than 3 and not more than 1×10^3.

13. A device according to claim 1, further comprising a conductive filling layer formed in said carbon nanotube and capable of emitting electrons.

14. A device according to claim 13, wherein said filling layer consists essentially of a material selected from the group consisting of Mo, Ta, W, Cr, Ni, Si, LaB_6, AlN, GaN, graphite, and diamond.

15. A device according to claim 1, wherein said extracting electrode is a gate electrode supported by said support member.

16. A device according to claim 15, wherein an anode electrode is formed in a position on said surrounding member where said anode electrode opposes said emitter.

17. A device according to claim 1, wherein said extracting electrode is an anode electrode formed in a position on said surrounding member where said anode electrode opposes said emitter.

18. An image display device comprising:

a support member;

an emitter formed on said support member to emit electrons, said emitter comprising a fullerene or a carbon nanotube arranged to cause said emitter to emit electrons with an improved field emission efficiency;

a surrounding member configured to form, together with said support member, a vacuum discharge space surrounding said emitter;

an extracting electrode formed to be spaced apart from said emitter, said emitter emitting electrons due to a potential difference between said emitter and said extracting electrode; and

a display portion configured to display an image in accordance with excitation by electrons emitted from said emitter, said display portion being turned on and off under a control of the potential difference between said emitter and said extracting electrode, on which emission of electrons from said emitter depends,

wherein said carbon nanotube is defined by a cylindrical wall formed by winding a graphite sheet, which essentially includes an array of 6-membered rings of carbon in a direction in which the 6-membered rings has a period substantially of 0.426 nm or 0.738 nm.

19. The device according to claim 18, wherein said vacuum discharge space contains a substance for emitting light due to excitation by electrons emitted from said emitter.

20. The device according to claim 19, wherein said substance comprises a phosphor.

21. The device according to claim 19, wherein said substance forms a layer arranged at a position facing said emitter.

* * * * *